

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-075098

(43)Date of publication of application : 16.03.1999

(51)Int.Cl.

H04N 5/225
G06T 3/40
H04N 5/228
H04N 5/91

(21)Application number : 09-233921

(71)Applicant : SONY CORP

(22)Date of filing : 29.08.1997

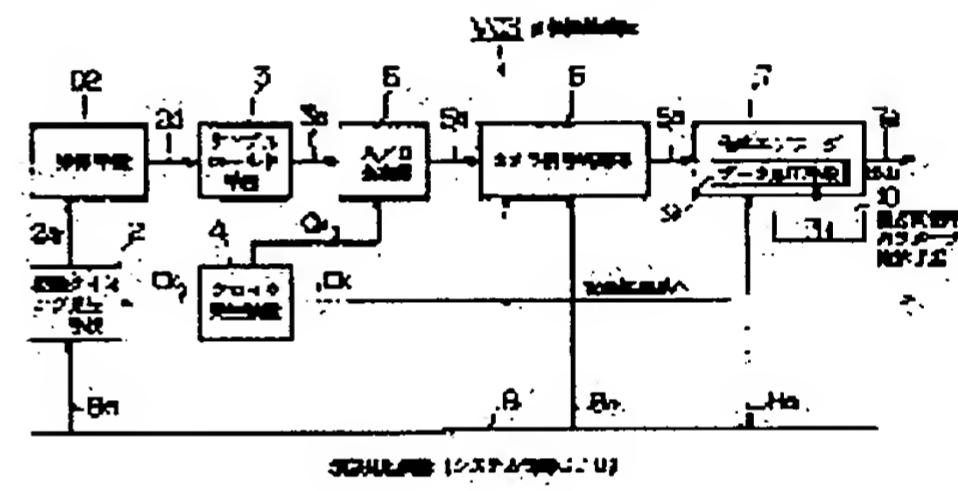
(72)Inventor : TESHIROGI HIDEHIKO

(54) PROCESSING METHOD FOR IMAGE PICKUP SIGNAL AND IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a processing method for an image pickup signal and the image pickup device where an image pickup means of different pixel number configuration connects to an image pickup device that is configured in matching with an image pickup means.

SOLUTION: An image pickup device VC3 that generates an image signal with a prescribed aspect ratio by processing a digital signal 5a resulting from A/D converting an image pickup signal by an image pickup means whose horizontal effective pixel number is NH is provided with a storage means 10 with a lateral direction magnification parameter PH, a magnification encoder 7 that magnifies a signal by a prescribed magnification, an arithmetic processing unit 8, and a data processing means 9 with a program executed by the arithmetic processing unit 8, and when an image pickup means D2 whose horizontal effective pixel number is MH ($NH > MH$) is connected, the lateral magnification parameter PH is selected to be NH/MH and the magnification encoder 7 adjusts the magnification in the lateral direction by the parameter.



LEGAL STATUS

[Date of request for examination] 30.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the abandonment
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application] 26.04.2006

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-75098

(43) 公開日 平成11年(1999)3月16日

(51) Int.Cl.^a
H 0 4 N 5/225
G 0 6 T 3/40
H 0 4 N 5/228
5/91

藏別記号

F I		
H 0 4 N	5/225	F
	5/228	Z
G 0 6 F	15/66	3 5 5 A
H 0 4 N	5/91	Z

審査請求 未請求 請求項の数11 OL (全 20 頁)

(21)出願番号 特願平9-233921

(22) 出願日 平成9年(1997)8月29日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 手代木 英彦

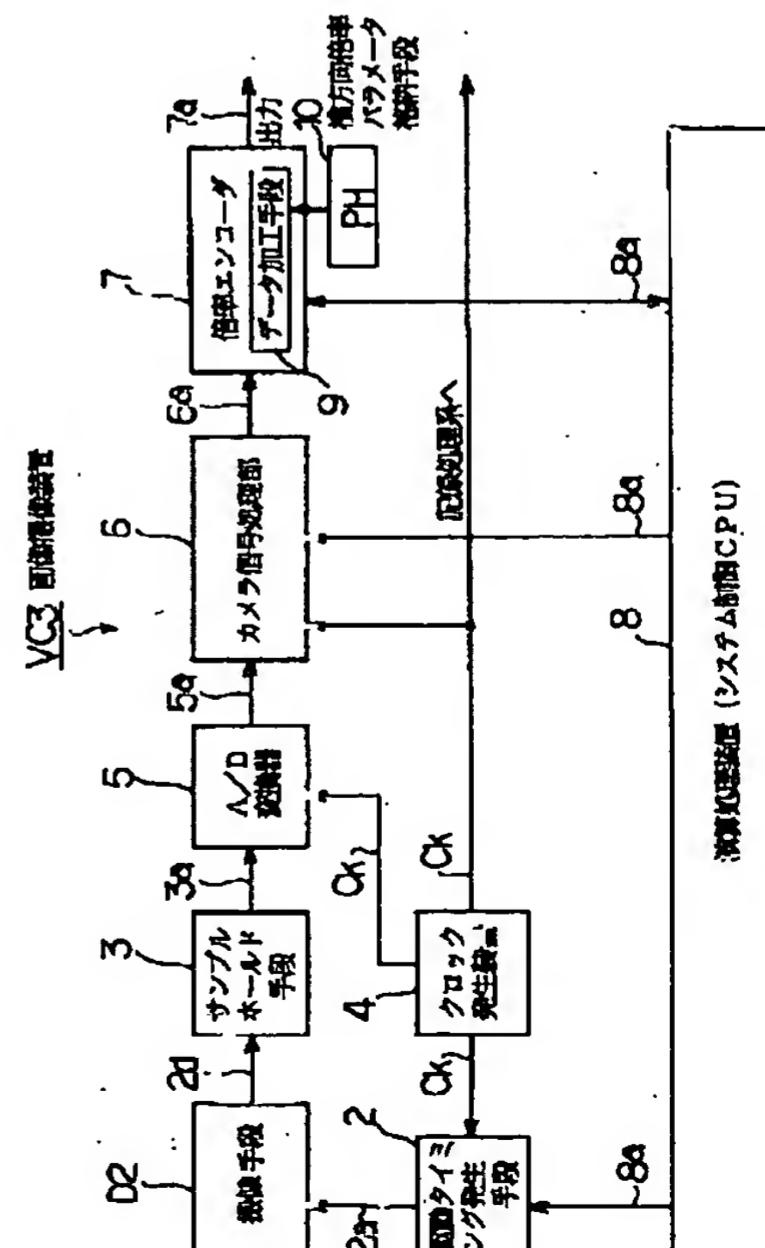
東京都品川区北品川6丁目7番35号 ソニービル
一株式会社内

(54) 【発明の名称】 撮像信号の処理方法および画像撮像装置

(57) 【要約】

【課題】 ある撮像手段に適合して構成された撮像装置に、異なる画素数構成の撮像手段の接続を可能にする撮像信号の処理方法および画像撮像装置を提供する。

【解決手段】 水平有効画素数がNHの撮像手段による撮像信号をA/D変換したデジタル信号5aを処理して、所定アスペクト比の画像信号を生成させる画像撮像装置VC3に、横方向倍率パラメータPHの格納手段10と、所定倍率だけ拡大する倍率エンコーダ7と、演算処理装置8と、この演算処理装置8により実行可能なプログラムで構成されたデータ加工手段9を備え、水平有効画素数がMH(NH>MH)の撮像手段D2の接続時には横方向倍率パラメータPH=NH/MHとして、倍率エンコーダ7により横方向の倍率調整を行う構成とする。



【特許請求の範囲】

【請求項1】 縦方向と横方向の少なくとも一方に一列に並ぶ撮像用画素の数がN個である撮像手段の、一列に並ぶ前記N個の撮像用画素から所定のサンプリング周期で順次取り出したN個の撮像信号に基づき画面上の縦一列と横一列の少なくとも一方を構成する画像信号を形成する画像撮像装置に適用される撮像信号の処理方法であって、

縦方向と横方向の少なくとも一方に一列に並ぶ撮像用画素の数が前記N個よりも少ないM個($N > M$)である撮像手段Dを適用し、該撮像手段Dの一列に並ぶ前記M個の撮像用画素から前記サンプリング周期で順次取り出したM個の撮像信号からデータ加工によりN個のデータを生成させ、

前記N個のデータに基づき画面上の縦一列と横一列の少なくとも一方を構成する画像信号を形成することを特徴とする撮像信号の処理方法。

【請求項2】 横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向に複数個の撮像用画素が配設されて成る撮像手段D1の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、前記撮像手段D1に代えて少なくとも横方向にMH個($NH > MH$)の撮像用画素を有する撮像手段D2を適用する際の撮像信号の処理方法であって、

前記撮像手段D2から出力された撮像信号を横方向に倍率PH

$$PH = NH / MH$$

だけ拡大処理し、該拡大処理が施された信号に基づいて前記所定のアスペクト比の画像信号を形成することを特徴とする撮像信号の処理方法。

【請求項3】 縦方向にNV個($NV > 1$)の撮像用画素ならびに横方向に複数個の撮像用画素が配設されて成る撮像手段D3の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、前記撮像手段D3に代えて少なくとも縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D4を適用する際の撮像信号の処理方法であって、

前記撮像手段D4から出力された撮像信号を縦方向に倍率PV

$$PV = NV / MV$$

だけ拡大処理し、該拡大処理が施された信号に基づいて前記所定のアスペクト比の画像信号を形成することを特徴とする撮像信号の処理方法。

【請求項4】 横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向にNV個($NV > 1$)の撮像用画素が配設されて成る撮像手段D5の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、前記撮像手段D5に代えて横方向にMH個($NH > MH$)ならびに縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D6を適用する

際の撮像信号の処理方法であって、前記撮像手段D6から出力された撮像信号を横方向に倍率PH

$$PH = NH / MH$$

さらに縦方向に倍率PV

$$PV = NV / MV$$

だけそれぞれ拡大処理し、該拡大処理が施された信号に基づいて前記所定のアスペクト比の画像信号を形成することを特徴とする撮像信号の処理方法。

【請求項5】 縦または横方向に一列に並ぶ撮像用画素の数がN個である撮像手段の、一列に並ぶ前記N個の撮像用画素から所定のサンプリング周期でN個の撮像信号を順次取り出し、該N個の撮像信号に基づき画面上の縦または横一列を構成する画像信号を形成する画像撮像装置であって、

縦または横方向に一列に並ぶ撮像用画素の数が前記N個よりも少ないM個($N > M$)である撮像手段Dを適用し、

少なくとも前記撮像手段Dから取り出した撮像信号に基づきデータ加工を行うデータ加工部を備え、前記データ加工部は、少なくともデータ加工として、一列に並ぶ前記M個の撮像用画素から前記サンプリング周期で順次取り出したM個の撮像信号からN個のデータを生成するデータ加工を行い、

前記N個の加工データに基づき画面上の縦または横一列を構成する画像信号を形成することを特徴とする画像撮像装置。

【請求項6】 横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向に複数個の撮像用画素が配設されて成る撮像手段D1の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置であって、

予め設定された横方向倍率パラメータPHの格納手段を備え、

さらに前記格納された横方向倍率パラメータPHに基づき、前記撮像信号を横方向に所定倍率だけ少なくとも拡大のうち出力する倍率エンコーダを備え、

前記撮像手段D1に代えて、横方向にMH個($NH > MH$)の撮像用画素を有する撮像手段D2の出力する撮像信号を処理する際に、前記倍率エンコーダにより拡大処理がなされ、かつ前記横方向倍率パラメータPHの値が

$$PH = NH / MH$$

であることを特徴とする画像撮像装置。

【請求項7】 前記画像撮像装置は、前記撮像手段D2の出力するアナログ信号をデジタル信号に変換するA/D変換器を備え、

かつ前記デジタル信号を処理する演算処理装置を前記倍率エンコーダの内外の少なくとも一方に備え、

前記倍率エンコーダは前記演算処理装置により実行可能なプログラムとして構成されたデータ加工手段を備え、前記データ加工手段は前記設定された横方向倍率パラメ

ータPHに基づき前記A/D変換器から直接または間接に入力されたデジタル信号を加工して横方向の倍率調整を行う構成としたことを特徴とする請求項6記載の画像撮像装置。

【請求項8】 縦方向にNV個($NV > 1$)の撮像用画素ならびに横方向に複数個の撮像用画素が配設されて成る撮像手段D3の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置であって、

予め設定された縦方向倍率パラメータPVの格納手段を備え、

さらに前記格納された縦方向倍率パラメータPVに基づき、前記撮像信号を縦方向に所定倍率だけ少なくとも拡大ののち出力する倍率エンコーダを備え、

前記撮像手段D3に代えて、縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D4の出力する撮像信号を処理する際に、前記倍率エンコーダにより拡大処理がなされ、かつ前記縦方向倍率パラメータPVの値が

$$PV = NV / MV$$

であることを特徴とする画像撮像装置。

【請求項9】 前記画像撮像装置は、前記撮像手段D4の出力するアナログ信号をデジタル信号に変換するA/D変換器を備え、

かつ前記デジタル信号を処理する演算処理装置を前記倍率エンコーダの内外の少なくとも一方に備え、

前記倍率エンコーダは前記演算処理装置により実行可能なプログラムとして構成されたデータ加工手段を備え、

前記データ加工手段は前記設定された縦方向倍率パラメータに基づき前記A/D変換器から直接あるいは間接に入力されたデジタル信号を処理して縦方向の倍率調整を行う構成としたことを特徴とする請求項8記載の画像撮像装置。

【請求項10】 横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向にNV個($NV > 1$)の撮像用画素が配設されて成る撮像手段D5の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置であって、

予め設定された横方向倍率パラメータPHおよび縦方向倍率パラメータPVの格納手段を備え、

さらに前記格納された横方向倍率パラメータPHならびに縦方向倍率パラメータPVに基づき、前記撮像信号を縦横方向に所定倍率だけ拡大する倍率エンコーダを備え、

前記撮像手段D5に代えて、横方向にMH個($NH > MH$)の撮像用画素ならびに縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D6の出力する撮像信号を処理する際に、前記倍率エンコーダにより拡大処理がなされ、かつ前記倍率パラメータの値が

$$PH = NH / MH$$

さらに

$$PV = NV / MV$$

であることを特徴とする画像撮像装置。

【請求項11】 前記画像撮像装置は、前記撮像手段D6の出力するアナログ信号をデジタル信号に変換するA/D変換器ならびに前記デジタル信号を処理する演算処理装置を備え、かつ前記倍率エンコーダは前記演算処理装置により実行可能なプログラムとして構成された処理手段を備え、前記処理手段は前記与えられた横方向倍率パラメータならびに縦方向倍率パラメータに基づき前記A/D変換器から直接あるいは間接に入力されたデジタル信号を処理して縦横両方向の倍率調整を行う構成としたことを特徴とする請求項10記載の画像撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、撮像信号の処理方法および画像撮像装置に関し、とりわけ構成画素数の異なる撮像手段の適用において生ずる画面縮小ならびに画面歪みを解決する撮像信号の処理方法および画像撮像装置に関するものである。

【0002】

【従来の技術】従来、撮像手段としてCCD撮像素子に代表される固体撮像素子を用いた撮像装置においては、得られた信号の利便性を考慮してその撮像画素数が構成されている。とりわけ、得られた画像をテレビ受像機に出力するために、テレビ規格であるNTSC方式やPAL、SECAM方式に準じたアナログ記録装置(例えば8mmビデオ)に適合するよう構成される。

【0003】このようなNTSC方式によるアナログ信号を直接記録する撮像装置に用いられる撮像手段の撮像画素数と、水平や垂直信号の読みだしタイミングに係わる基本クロック周波数には相関があり、ある撮像画素数構成の撮像手段にはそれに適合する基本クロックが用いられる。したがって読みだし信号の処理回路の帯域特性も、この基本クロックに適合するものが選択されることになる。

【0004】また、近年のデジタル化技術の進歩により、撮像された動画を記録するシステムも在来のアナログ信号によるNTSC信号などを直接記録するものでなく、デジタル化に適したフォーマットで記録される傾向にあり、このような例として民生用デジタルVTRにおけるDVC規格がある。このようなデジタル化された記録システムでは、従来のアナログ記録のシステムにおけるとは異なるサンプリング周期となるため、基本クロック周波数や水平画素数などが在来のものと異なる、専用の撮像手段を必要とするのが一般的であった。

【0005】このため、前述したような撮像画素数構成が異なるアナログ記録方式の撮像装置や、さらには前記の撮像記録方式の異なる両システム(アナログ記録方式とデジタル記録方式)それぞれに対応する撮像装置を構成する場合、それぞれの撮像装置やシステムに合わせた

撮像手段（たとえばCCD固体撮像素子）を準備し、また信号処理部分もそれに適合したもので構成する必要があった。

【0006】前記のうちでも、撮像記録方式の異なる両システムに対応する撮像装置について、添付図面に基づいてさらに詳説すると、例えばNTSC信号を記録する記録装置（8mmVTR等）の基本クロック周波数は、NTSC信号に必要なサブキャリア3.58MHzの生成が容易となるように、サブキャリアの4倍の周波数である14.31MHzが使用される。図11は、正常なアスペクト比が実現された8mmビデオカメラの画面構成を説明する模式図である。

【0007】この14.31MHzの基本クロック周波数を使用した場合、NTSC信号の1H期間（一水平期間）に相当するクロック数は、図11に示されるように、910個となる。1Hの期間内に含まれている、ブランкиング区間など実映像にならない部分を除去すると、NTSC規格で規定される有効画面から換算して、撮像手段たとえばCCD固体撮像素子の水平方向の有効画素は768個となる。

【0008】一方、垂直方向は、NTSC規格で規定されている525本のうち、その有効部分として485本と規定されているので、システムに対しての自由度はなく、有効画素数は485となる。したがって、8mmVTRに利用されるCCD固体撮像素子は、図示されるように水平有効画素数768、垂直有効画素数485として画面縦横比（アスペクト比）が3:4の画像を撮像できるように構成されている。これにより、円状のイメージパターンIzp0は画面に表示時には円として表示されることになる。

【0009】これに対して、デジタルVTR（DVC）に利用される撮像手段においては、記録装置側で使用される基本クロックは13.5MHzと規定されている。この基本クロックは、デジタル記録装置がなすデジタル圧縮の効率を鑑みて規定されているものであり、よってNTSC規格のサブキャリア等との調整や互換性は考慮されていない。

【0010】しかしながら、デジタルVTRにおいても再生画像は通常のNTSC方式のテレビ受像機に表示させる必要があるから、これをNTSCの信号フォーマットに対応させると、図12に示されるように、1Hでのクロック数は858個となり、またブランкиングを除いた水平有効画素に相当するのは、711個となる。垂直方向は、NTSC方式で表示する制約上、485本で前記と同様である。このように、デジタル記録方式では基本クロック、水平有効画素、垂直有効画素などが前記を満たすことで画面縦横比（アスペクト比）が3:4の画像を撮像できるように構成されている。これにより、円状のイメージパターンIzp1は画面に表示時には真円として表示されることになる。

【0011】

【発明が解決しようとする課題】ここで、前記の水平有効画素数が711で基本クロックが13.5MHz対応の、デジタル記録方式の撮像装置に使用されるCCD固体撮像素子を、基本クロックが14.31MHzの8mmVTR用の撮像装置に接続して適用する場合を検討する。

【0012】この撮像装置の信号処理を行う各部分を、水平有効画素数768のCCD固体撮像素子を接続した場合と全く同じ動作モードにし、ついでこのCCD固体撮像素子を水平有効画素711個のCCD固体撮像素子と交換して動作させる。これにより、図13に示すような出力信号が得られる。図13は、少ない水平有効画素（711個）の撮像手段の適用時における画面構成を説明する模式図である。

【0013】同図に示されるように、基本クロックが14.31MHzと、システムは水平有効画素が768個の場合と同じ動作をするから、少ない水平有効画素のCCD固体撮像素子が接続されると、水平有効画素711個を駆動した後に、57クロック分が無信号部分Epとして出力される。すなわち、この部分には画素がないため、無信号となる。また、水平方向のみ時間的に速く読み出されることになるので、有効画面の縦横比（アスペクト比）は、本来の3:4が崩れて3:3.703という縦横比になり、よって画像に左右方向に歪みが発生することになる。この結果、円状のイメージパターンIzp2は画面に表示時には橢円として表示される不具合が生じる。このように、構成画素数の異なる撮像手段を適用すると、画面縮小と画面歪みが発生するという不都合があり、実用化は困難であった。

【0014】以上から明らかなように、8mmVTR用の撮像装置には、たとえば基本クロックが14.31MHzで、水平有効画素数が768のCCD固体撮像素子を用いる必要があり、一方、デジタルVTR用の撮像装置には、基本クロックが13.5MHzで、水平有効画素数が711の、前記とは異なるCCD固体撮像素子を用いなければならない。さらに、基本クロックが異なることから、カメラ信号処理回路やアンプ類も、それぞれに適合する異なる仕様で構成しなければならない。よって製造・調整試験ラインが別立てになり、生産性上の問題に加えてコスト的に不合理という問題があった。

【0015】また、前述のようなNTSC方式によるアナログ信号を直接記録する撮像装置についても、用いられる撮像手段の撮像画素数が異なると基本クロックも異なることから、前記と同様に、ある撮像手段に適合させた撮像装置（基本クロック発生器、カメラ信号処理回路、アンプ類等を具備する）に、異なる撮像画素数構成の撮像手段を用いることができなかった。さらに前述の場合は水平有効画素が異なるものについてであったが、垂直有効画素が異なるものについても前述したと同様の

不都合が発生することになり、とりわけ従来のテレビジョン規格と異なる、垂直解像度がフリー設定の規格に対しての適用は好ましくなかった。

【0016】本発明は、前記のような従来技術における問題点を解決するためなされたもので、ある撮像手段に適合するよう構成された撮像装置に、異なる撮像画素数構成の撮像手段を用いることを可能にする、撮像信号の処理方法および画像撮像装置を提供することを目的とする。

【0017】

【課題を解決するための手段】前記従来技術の課題を解決するため、本発明の請求項1に係る撮像信号の処理方法は、縦方向と横方向の少なくとも一方に一列に並ぶ撮像用画素の数がN個である撮像手段の、一列に並ぶ前記N個の撮像用画素から所定のサンプリング周期で順次取り出したN個の撮像信号に基づき画面上の縦一列と横一列の少なくとも一方を構成する画像信号を形成する画像撮像装置に適用される撮像信号の処理方法であって、縦方向と横方向の少なくとも一方に一列に並ぶ撮像用画素の数が前記N個よりも少ないM個($N > M$)である撮像手段Dを適用し、該撮像手段Dの一列に並ぶ前記M個の撮像用画素から前記サンプリング周期で順次取り出したM個の撮像信号からデータ加工によりN個のデータを生成させ、前記N個のデータに基づき画面上の縦一列と横一列の少なくとも一方を構成する画像信号を形成することを特徴とする。

【0018】前記の方法によれば、所定数(この場合はN個)よりも縦または横方向に少ない撮像用画素数(この場合はM個)の構成の撮像手段を用いた場合、得られるM個の撮像信号からデータ加工によってN個のデータが生成される。これにより、画面の縦または横方向一杯に、形状歪みのない画像表示が可能な画像信号の形成がなされる。しかも画面のアスペクト比に制約されない。

【0019】さらに、前記のデータ加工はデジタル信号のみでなく、アナログ信号に対しても実施可能であるから、アナログ形式の撮像信号についても処理がなされる。

【0020】本発明の請求項2に係る撮像信号の処理方法は、横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向に複数個の撮像用画素が配設されて成る撮像手段D1の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、前記撮像手段D1に代えて少なくとも横方向にMH個($NH > MH$)の撮像用画素を有する撮像手段D2を適用する際の撮像信号の処理方法であって、前記撮像手段D2から出力された撮像信号を横方向に倍率PH

$$PH = NH / MH$$

だけ拡大処理し、該拡大処理が施された信号に基づいて前記所定のアスペクト比の画像信号を形成することを特徴とする。

【0021】前記の方法によれば、所定数(この場合、NH個)よりも横方向に少ない撮像用画素数(この場合、MH個)の構成の撮像手段が用いられると、横方向に倍率PH($PH = NH / MH$)で拡大処理がなされる。これにより、画面の横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。

【0022】本発明の請求項3に係る撮像信号の処理方法は、縦方向にNV個($NV > 1$)の撮像用画素ならびに横方向に複数個の撮像用画素が配設されて成る撮像手段D3の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、前記撮像手段D3に代えて少なくとも縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D4を適用する際の撮像信号の処理方法であって、前記撮像手段D4から出力された撮像信号を縦方向に倍率PV

$$PV = NV / MV$$

だけ拡大処理し、該拡大処理が施された信号に基づいて前記所定のアスペクト比の画像信号を形成することを特徴とする。

【0023】前記の方法によれば、所定数(この場合、NV個)よりも縦方向に少ない撮像用画素数(この場合、MV個)の構成の撮像手段が用いられると、縦方向に倍率PV($PV = NV / MV$)で拡大処理がなされる。これにより、画面の縦方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。

【0024】本発明の請求項4に係る撮像信号の処理方法は、横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向にNV個($NV > 1$)の撮像用画素が配設されて成る撮像手段D5の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、前記撮像手段D5に代えて横方向にMH個($NH > MH$)ならびに縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D6を適用する際の撮像信号の処理方法であって、前記撮像手段D6から出力された撮像信号を横方向に倍率PH

$$PH = NH / MH$$

さらに縦方向に倍率CV

$$PV = NV / MV$$

だけそれぞれ拡大処理し、該拡大処理が施された信号に基づいて前記所定のアスペクト比の画像信号を形成することを特徴とする。

【0025】前記の方法によれば、撮像用画素数(この場合、横方向にMH個、さらに縦方向にMV個)が所定数(この場合、横方向にNH個、さらに縦方向にNV個)よりも少ない構成の撮像手段が適用されても、画面の縦横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。

【0026】本発明の請求項5に係る画像撮像装置は、縦または横方向に一列に並ぶ撮像用画素の数がN個である撮像手段の、一列に並ぶ前記N個の撮像用画素から所定のサンプリング周期でN個の撮像信号を順次取り出し、該N個の撮像信号に基づき画面上の縦または横一列を構成する画像信号を形成する画像撮像装置であって、縦または横方向に一列に並ぶ撮像用画素の数が前記N個よりも少ないM個 ($N > M$) である撮像手段Dを適用し、少なくとも前記撮像手段Dから取り出した撮像信号に基づきデータ加工を行うデータ加工部を備え、前記データ加工部は、少なくともデータ加工として、一列に並ぶ前記M個の撮像用画素から前記サンプリング周期で順次取り出したM個の撮像信号からN個のデータを生成するデータ加工を行い、前記N個の加工データに基づき画面上の縦または横一列を構成する画像信号を形成することを特徴とする。

【0027】前記の構成によれば、所定数（この場合はN個）よりも縦または横方向に少ない撮像用画素数（この場合はM個）の構成の撮像手段が適用されても、データ加工部がM個の撮像信号からN個のデータを生成することにより画面の縦または横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも画面のアスペクト比に制約されることがない。さらに、前記のデータ加工部はデジタル信号のみでなく、アナログ信号に対しても実施可能に構成できるから、アナログ形式の撮像信号についても処理がなされる。

【0028】本発明の請求項6に係る画像撮像装置は、横方向にNH個 ($NH > 1$) の撮像用画素ならびに縦方向に複数個の撮像用画素が配設されて成る撮像手段D1の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置であって、予め設定された横方向倍率パラメータPHの格納手段を備え、さらに前記格納された横方向倍率パラメータPHに基づき、前記撮像信号を横方向に所定倍率だけ少なくとも拡大のち出力する倍率エンコーダを備え、前記撮像手段D1に代えて、横方向にMH個 ($NH > MH$) の撮像用画素を有する撮像手段D2の出力する撮像信号を処理する際に、前記倍率エンコーダにより拡大処理がなされ、かつ前記横方向倍率パラメータPHの値が

$$PH = NH / MH$$

であることを特徴とする。

【0029】前記の構成によれば、所定数（この場合、NH個）よりも横方向に少ない撮像用画素数（この場合、MH個）の構成の撮像手段を用いても、倍率エンコーダにより横方向倍率パラメータPH ($PH = NH / MH$) の倍率で拡大処理がなされることにより、画面の横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。この倍率エンコーダによる横方向拡大処理は、アナログ信号対応あるいはデジタル信号対応に構成される。

【0030】本発明の請求項7に係る画像撮像装置は、請求項6記載のものにおいて、前記撮像手段D2の出力するアナログ信号をデジタル信号に変換するA/D変換器を備え、かつ前記デジタル信号を処理する演算処理装置を前記倍率エンコーダの内外の少なくとも一方に備え、前記倍率エンコーダは前記演算処理装置により実行可能なプログラムとして構成されたデータ加工手段を備え、前記データ加工手段は前記設定された横方向倍率パラメータPHに基づき前記A/D変換器から直接または間接に入力されたデジタル信号を加工して横方向の倍率調整を行う構成としたことを特徴とする。

【0031】前記の構成によれば、データ加工手段が演算処理装置により実行可能なプログラムとして構成されることにより、横方向倍率加工プログラムの内容の修正・更新・変更が容易になされる。

【0032】本発明の請求項8に係る画像撮像装置は、縦方向にNV個 ($NV > 1$) の撮像用画素ならびに横方向に複数個の撮像用画素が配設されて成る撮像手段D3の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置であって、予め設定された縦方向倍率パラメータPVの格納手段を備え、さらに前記格納された縦方向倍率パラメータPVに基づき、前記撮像信号を縦方向に所定倍率だけ少なくとも拡大のち出力する倍率エンコーダを備え、前記撮像手段D3に代えて、縦方向にMV個 ($NV > MV$) の撮像用画素を有する撮像手段D4の出力する撮像信号を処理する際に、前記倍率エンコーダにより拡大処理がなされ、かつ前記縦方向倍率パラメータPVの値が

$$PV = NV / MV$$

であることを特徴とする。

【0033】前記の構成によれば、所定数（この場合、NV個）よりも縦方向に少ない撮像用画素数（この場合、MV個）の構成の撮像手段を用いても、倍率エンコーダによりMV個の信号に基づくNV個の信号への拡大処理がなされ、この結果、画面の縦方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。この倍率エンコーダによる縦方向拡大処理は、アナログ信号対応あるいはデジタル信号対応に構成される。

【0034】本発明の請求項9に係る画像撮像装置は、請求項8記載のものであって、撮像手段D4の出力するアナログ信号をデジタル信号に変換するA/D変換器を備え、かつ前記デジタル信号を処理する演算処理装置を前記倍率エンコーダの内外の少なくとも一方に備え、前記倍率エンコーダは前記演算処理装置により実行可能なプログラムとして構成されたデータ加工手段を備え、前記データ加工手段は前記設定された縦方向倍率パラメータに基づき前記A/D変換器から直接あるいは間接に入力されたデジタル信号を処理して縦方向の倍率調整を行う構成としたことを特徴とする。

【0035】前記の構成によれば、データ加工手段が演算処理装置により実行可能なプログラムとして構成されることにより、縦方向倍率加工プログラムの内容の修正・更新・変更が容易になれる。

【0036】本発明の請求項10に係る画像撮像装置は、横方向にNH個($NH > 1$)の撮像用画素ならびに縦方向にNV個($NV > 1$)の撮像用画素が配設されて成る撮像手段D5の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置であって、予め設定された横方向倍率パラメータPHおよび縦方向倍率パラメータPVの格納手段を備え、さらに前記格納された横方向倍率パラメータPHならびに縦方向倍率パラメータPVに基づき、前記撮像信号を縦横方向に所定倍率だけ拡大する倍率エンコーダを備え、前記撮像手段D5に代えて、横方向にMH個($NH > MH$)の撮像用画素ならびに縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D6の出力する撮像信号を処理する際に、前記倍率エンコーダにより拡大処理がなされ、かつ前記倍率パラメータの値が

$$PH = NH / MH$$

さらに

$$PV = NV / MV$$

であることを特徴とする。

【0037】前記の構成によれば、撮像用画素数(この場合、横方向にMH個、さらに縦方向にMV個)が所定数(この場合、横方向にNH個、さらに縦方向にNV個)よりも少ない構成の撮像手段を用いても、倍率エンコーダによりMV個の信号に基づくNV個の信号への拡大処理ならびに、MH個の信号に基づくNH個の信号への拡大処理がなされ、この結果、画面の縦横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。また、この倍率エンコーダによる縦横両方向への拡大処理は、アナログ信号対応あるいはデジタル信号対応に構成することが可能とされる。

【0038】本発明の請求項11に係る画像撮像装置は、請求項10記載のものであって、前記画像撮像装置は、前記撮像手段D6の出力するアナログ信号をデジタル信号に変換するA/D変換器ならびに前記デジタル信号を処理する演算処理装置を備え、かつ前記倍率エンコーダは前記演算処理装置により実行可能なプログラムとして構成された処理手段を備え、前記処理手段は前記与えられた横方向倍率パラメータならびに縦方向倍率パラメータに基づき前記A/D変換器から直接あるいは間接に入力されたデジタル信号を処理して縦横両方向の倍率調整を行う構成としたことを特徴とする。

【0039】前記の構成によれば、データ加工手段が演算処理装置により実行可能なプログラムとして構成されることにより、プログラム内容の修正・更新・変更が容易であり、よってデバッグ作業が効率的になるのみ

ならず、縦横両方向倍率処理アルゴリズムの置き換えと追加・削除作業が効率的になれる。

【0040】また、演算処理装置の交換や組み込み基数の増減が容易であることから、データ量、たとえば一画素あたりのビット数の増減についても弾力的な対処が可能になり、縦横両方向倍率処理のスループットの制御が容易になる。

【0041】

【発明の実施の形態】以下、この発明の好適な実施形態を添付図を参照して詳細に説明する。なお、以下に述べる実施形態は、この発明の好適な実施の形態の一部であり、技術構成上好ましい種々の限定が付されているが、この発明の範囲は、以下の説明において特にこの発明を限定する旨の記載がない限り、これらの形態に限られるものではない。

【0042】図1は、本発明に係る画像撮像装置の第一の実施形態のブロック構成図である。同図に示されるように、本実施形態に係る画像撮像装置VC1は、撮像用画素が二次元配列された撮像手段Dから出力される読出信号21が入力される信号処理部25と、信号処理部25からの出力信号22が入力されるデータ加工部26と、基準クロック発生手段33を備え、さらにデータ加工部26からの出力信号23は表示・記録処理系27に入力される。基準クロック発生手段33の発生させた基準クロックCKは、撮像手段D、信号処理部25、データ加工部26、表示・記録処理系27によって受け取られる。

【0043】撮像手段Dは、例えば撮像用画素が二次元配列されたCCD固体撮像素子で構成され、縦または横方向の少なくとも一列に撮像用画素がM個並んだ構成となっている(図1では横方向にM個並んだ状態が示されている)。ところで、基準クロックCKをはじめ、信号処理部25、表示・記録処理系27などは本来、縦または横方向に一列に並ぶ撮像用画素の有効画素数が前記M個より多い所定のN個である撮像手段30からの読出信号31を正常に処理するように設計されている。

【0044】すなわち、この画像撮像装置VC1に有効画素数がN個の撮像手段30が接続された場合に、読出信号31には信号処理部25において例えばマトリクス処理等が施され、処理済みの信号32はデータ加工部26を経ることなく、表示・記録処理系27に送られる。このとき、最終的に形成される画像の縦幅または横幅が画面上所定の幅を実現するように、撮像手段30の例えば水平有効画素数(この場合はNとなる)や、水平取りだしタイミング(サンプリング周期)等が構成されている。

【0045】前記のように、一列に並ぶN個の撮像用画素から所定のサンプリング周期でN個の撮像信号を順次取り出し、N個の撮像信号に基づき画面上の縦または横一列を構成する画像信号を形成するよう回路定数などが

構成されている場合には、このN個よりも少ないM個($N > M$)の撮像用画素が一列に並ぶである撮像手段Dを適用しても、所望の結果は得られない。

【0046】そこで本実施形態では、撮像手段Dから取り出し処理された撮像信号22に基づきデータ加工を行うことが可能で、データ加工部26を設ける。このデータ加工部26は、少なくともデータ加工として、一列に並ぶM個の撮像用画素から所定のサンプリング周期で順次取り出したM個の撮像信号を加工することにより、M個よりも多いN個のデータを生成させ、これらN個の加工データに基づき画面上の縦または横一列を構成する画像信号を形成する。

【0047】すなわち、撮像手段Dから取り出され、信号処理部25を経てデータ加工部26に入力されるまでの各信号21、22にはM個のデータしか載っていないが、データ加工部26において拡大やズーム加工が施され、よってデータ加工部26からの出力信号23にはM個よりも多いN個の加工データが載っている。このN個のデータ量は撮像手段30からの読出信号31を処理した信号32と同等であるから、よってこの装置に適用しても所望の画像結果を得ることが可能になる。

【0048】このように、本実施形態によると、所定数(この場合はN個)よりも縦または横方向に少ない撮像用画素数(この場合はM個)の構成の撮像手段を接続した場合でも、データ加工部がM個の撮像信号からN個のデータを生成することにより画面の縦または横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成される。

【0049】また、本実施形態はアナログ信号に対して適用可能であるが、これのみでなく、さらにデジタル信号に対しても実施可能に構成できる。

【0050】さらに、前記のM個の撮像信号からN個のデータを生成する機能は、データ加工部26の少なくとも一機能にすぎない。データ加工部は前記機能に加えてさらに、M個の撮像信号に任意の信号を付加し、あるいはM個の撮像信号に例えればモザイク処理やスクロール処理等に代表される特殊効果処理を施し、しかも画面の縦または横方向一杯に、形状歪みのない画像表示が可能な画像信号を形成させることができる。この結果、種々の画像の形成が任意に可能となり、よってその応用範囲は広い。

【0051】図2は、本発明に係る画像撮像装置の第二の実施形態のブロック構成図である。同図に示されるように、本実施形態に係る画像撮像装置VC2は、撮像手段D2から出力される読出信号38が入力される信号処理部35と、信号処理部35からの出力信号39が入力される倍率エンコーダ37と、予め設定された横方向倍率パラメータPHの格納手段36とを備える。倍率エンコーダ37は、格納された横方向倍率パラメータPHに基づき、撮像信号39を横方向に所定倍率だけ少なくとも拡大ののち信号40として表示・記録処理系27に入力する。

【0052】この画像撮像装置VC2は、さらに基準クロック発生手段33を備え、この基準クロック発生手段33の発生させた基準クロックCkは、撮像手段D2、信号処理部35、倍率エンコーダ37、表示・記録処理系27によって受け取られる。

【0053】撮像手段D2は、例えば撮像用画素が二次元配列されたCCD固体撮像素子で構成され、横方向一列に撮像用画素が、有効画素数としてMH個並んだ構成となっている。ところで、基準クロックCkをはじめ、信号処理部35、表示・記録処理系27などは本来、横方向に一列に並ぶ撮像用画素の有効画素数が前記M個よりも多いN個である撮像手段D1からの読出信号41を正常に処理するように設計されている。

【0054】すなわち、この画像撮像装置VC2に撮像手段D1が接続された場合に、読出信号41は信号処理部35において例えばマトリクス処理等が施され、処理済みの信号32は倍率エンコーダ37を経ることなく、表示・記録処理系27に送られる。このとき、最終的に形成される画像が所定のアスペクト比になるように画像信号を形成するよう、撮像手段D1の例えれば水平有効画素数(この場合はNHとなる)や、水平取りだしタイミング(サンプリング周期)等が構成されている。

【0055】前記のように、一列に並ぶNH個の撮像用水平有効画素から所定のサンプリング周期で少なくともNH個の撮像信号を順次取り出し、NH個の撮像信号に基づき画面上の横一列を構成する画像信号を形成するよう回路定数などが構成されている場合には、このNH個よりも少ないMH個($NH > MH$)の撮像用水平有効画素が一列に並ぶ撮像手段D2を適用しても、所望の結果は得られない。

【0056】そこで本実施形態では、撮像手段D1に代えて、撮像手段D2の出力する撮像信号38を処理する際に、倍率エンコーダ37が作動して、信号処理部35からの出力信号39に基づき倍率処理を行うようとする。

【0057】この動作はまず、格納手段36内の横方向倍率パラメータPHの値が外部からの設定によって $PH = NH/MH$ とされ、ついで倍率エンコーダ37が、一列に並ぶMH個の撮像用画素から所定のサンプリング周期で順次取り出したMH個の撮像信号を、設定された横方向倍率パラメータPHに基づいて倍率処理することにより、NH個のデータを生成させ、NH個のデータが載った信号40として表示・記録処理系27に送る。このようにして、倍率処理で得られたNH個のデータに基づき画面上の横一列を構成する画像信号が形成される。

【0058】すなわち、撮像手段D2から取り出され、信号処理部35を経て倍率エンコーダ37に入力されるまでの各信号38、39にはMH個のデータしか載って

いないが、倍率エンコーダ37からの出力信号40にはNH個のデータが載っている。このNH個のデータ量は撮像手段D1からの読出信号41を処理した信号42と同等であるから、よってこの装置に適用しても所望の画像結果を得ることが可能になる。

【0059】また、本実施形態をアナログ信号により構成する場合は、たとえば格納手段36は外部から調節可能な抵抗器等で構成し、また倍率エンコーダ37はオペアンプ等で構成することが好ましい。さらに、本実施形態をデジタル信号により構成する場合は、たとえば格納手段36は外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成し、また倍率エンコーダ37はマイクロプロセッサやシフトレジスタ等で構成することが可能である。

【0060】図3は、本発明に係る画像撮像装置の第三の実施形態のブロック構成図である。図4は、図3に示された撮像手段につき、水平有効画素数がNHである撮像手段の構成説明図である。さらに図5は、図3に示された撮像手段につき、水平有効画素数がMHである撮像手段の構成説明図である。さらに図6は、本発明に係る撮像信号の処理方法の原理説明図である。

【0061】図3に示されるように、本実施形態に係る画像撮像装置VC3は、撮像用画素が二次元配列された撮像手段D2から出力される横一列の読出信号2dが入力されるサンプルホールド手段3と、サンプルホールド手段3の出力であるアナログ信号3aをデジタル変換するA/D変換器5と、A/D変換器5のデジタル出力信号5aにデジタル信号処理を施すカメラ信号処理部6と、処理されたデジタルストリーム6aを、横方向倍率パラメータ格納手段10に格納された横方向倍率パラメータPHに基づいて倍率処理する、デジタル構成の倍率エンコーダ7を備える。横方向倍率パラメータ格納手段10は、外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成されることが好ましい。

【0062】倍率エンコーダ7には、データ加工手段9が備えられ、このデータ加工手段9は、倍率エンコーダ7内に備えられた演算処理装置（図示されない）または、倍率エンコーダ7の外に具備されている演算処理装置（システム制御CPU）8によって実行可能なプログラム形式で構成されている。したがって、データ加工手段9はプログラムのストアーが可能なメモリ装置で構成されることが好ましい。データ加工手段9によって倍率処理されたデータは、倍率エンコーダ7からの出力7aとして、図示されない後段の記録処理系へ供給される。

【0063】この画像撮像装置VC3は、さらにクロック発生装置4を備え、このクロック発生装置4の発生させた基準クロックCkは、駆動タイミング発生手段2、A/D変換器5、カメラ信号処理部6、さらに図示され

ない記録処理系へ供給されている。

【0064】また、具備された演算処理装置（システム制御CPU）8は、制御信号8aによってカメラ信号処理部6、倍率エンコーダ7、駆動タイミング発生手段2を制御し、または倍率エンコーダ7のデータ加工手段9を実行する。

【0065】駆動タイミング発生手段2は、前記基準クロックCkの存在下で制御信号8aにより制御され、この結果として撮像手段D2（この場合はCCD固体撮像素子）の駆動タイミング信号2aを撮像手段D2に供給している。

【0066】撮像用画素が二次元配列された撮像手段D2としては、CCD撮像素子や、MOS撮像素子による固体撮像素子、とりわけCCD固体撮像素子の適用が好ましい。あるいは、センス部が二次元配列された管式のイメージチューブの適用も可能である。

【0067】カメラ信号処理部6では、撮像手段から出力された信号2dがサンプルホールドされデジタル変換された信号5aに、例えばRGB同時化処理のマトリクス演算を施し、さらに色差信号、輝度信号を形成させる等の処理がデジタル方式で実行される。

【0068】ところで、この画像撮像装置VC3は、基準クロックCkをはじめ、駆動タイミング発生手段2、A/D変換器5、カメラ信号処理部6、さらに図示されない記録処理系などが本来、図4に示されるような、横方向に一列に並ぶ撮像用画素の有効画素数がNH個（たとえば768個）である、撮像用画素が二次元配列された撮像手段D1からの読出信号を正常に処理するように設計されている。

【0069】すなわち、この画像撮像装置VC3に撮像手段D1が接続された場合に、読出信号はカメラ信号処理部6において例えばマトリクス処理等が施され、処理済みの信号6aは倍率エンコーダ7を経ることなく、後段の記録処理系に送られる。このとき、最終的に形成される画像が所定のアスペクト比になるように画像信号を形成するよう、撮像手段D1の例えば水平有効画素数（この場合NH）や、水平取りだしタイミング（サンプリング周期）等が構成されている。

【0070】前記のように、一列に並ぶNH個の撮像用水平有効画素から所定のサンプリング周期で少なくともNH個の撮像信号を順次取り出し、NH個の撮像信号に基づき画面上の横一列を構成する画像信号を形成するよう回路定数などが構成されている場合には、図5に示されるような、このNH個よりも少ないMH個（たとえば711個）の撮像用水平有効画素が一列に並ぶ、撮像用画素が二次元配列された撮像手段D2を直ちに適用することはできない。

【0071】そこで本実施形態では、撮像手段D1に代えて、撮像手段D2の出力する撮像信号2dを処理する際に、倍率エンコーダ7を経由せらるるようにし、カメラ

信号処理部6からの出力信号6aに基づき倍率処理を行うようとする。

【0072】この動作はまず、格納手段10内の横方向倍率パラメータPHの値が外部からの設定によって $PH = NH/MH$ とされ、ついで倍率エンコーダ7内のデータ加工手段9が、MH個のデータの載った信号を、設定された横方向倍率パラメータPHに基づいて倍率処理することにより、NH個のデータを生成させ、NH個のデータが載った信号7aとして記録処理系に送る。このようにして、倍率処理で得られたNH個のデータに基づき画面上の横一列を構成する画像信号が形成される。

【0073】すなわち、撮像手段D2から取り出され、カメラ信号処理部6を経て倍率エンコーダ7に入力されるまでの各信号2d、3a、5a、6aにはMH個のデータしか載っていないが、倍率エンコーダ37からの出力信号7aにはNH個のデータが載っている。このNH個のデータ量は撮像手段D1からの読出信号を処理した信号と同等であるから、よってこの装置に適用しても所望の画像結果を得ることが可能になる。

【0074】この倍率処理の原理を図6に基づいて説明する。駆動タイミング発生手段2は水平有効画素が768個に対応した動作をするから、この撮像手段D2の有効画素711個を駆動した後に、57クロック分の無信号部分Epが出力される。これにより有効画面の縦横比は、本来3:4であるべきだが、水平方向のみ時間的に速く読み出したことになるので、崩れて3:3.703という縦横比になる。よってこの状態で画面表示がなされると、フレーム構成FL1のようになる。すなわち、本来は真円であるイメージパターンIzp3が、図示されるように橢円で表示されることになり、不具合となる。

【0075】そこで余分な57クロック分の無信号部分Epを捨て、水平方向に4/3.703倍の倍率処理を行う。この結果、フレーム構成FL2のような、縦横比3:4の正常な画面が得られる。同フレーム構成FL2では、イメージパターンIzp3は本来の真円に復元される。

【0076】倍率処理はデータ加工手段9が行うが、これは例えばMH個のデータのうちの数個を重複してラインメモリ上に転写することにより、MH個よりも多いNH個のデータを生成させる。あるいは単なる重複転写に代えて、隣接するデータに重み演算を加えて充填すべきデータを生成させる等の、種々の操作も可能である。なお、データ加工手段9を、たとえば電気的に拡大縮小処理などを行う電子ズーム回路で兼用させる構成も可能である。

【0077】図7は、本発明に係る画像撮像装置の第四の実施形態のブロック構成図である。同図に示されるように、本実施形態に係る画像撮像装置VC4は、撮像用画素が二次元配列された撮像手段D4から出力される、

縦一列のMV個の垂直有効画素データが載った読出信号44が入力される信号処理部45と、信号処理部45からの出力信号49が入力される倍率エンコーダ47と、予め設定された縦方向倍率パラメータPVの格納手段46とを備える。倍率エンコーダ47は、格納された縦方向倍率パラメータPVに基づき、撮像信号49を縦方向に所定倍率だけ少なくとも拡大のち信号50として表示・記録処理系27に入力する。

【0078】この画像撮像装置VC4は、さらに基準クロック発生手段33を備え、この基準クロック発生手段33の発生させた基準クロックCkは、撮像手段D4、信号処理部45、倍率エンコーダ47、表示・記録処理系27によって受け取られる。

【0079】撮像手段D4は、例えば撮像用画素が二次元配列されたCCD固体撮像素子で構成され、縦方向一列の撮像用画素が、有効画素数としてMV個並んだ構成となっている。

【0080】ところで、基準クロックCkをはじめ、信号処理部45、表示・記録処理系27などは本来、縦方向に一列に並ぶ撮像用画素の有効画素数が前記MV個より多いNV個である撮像手段D3からの読出信号51を正常に処理するように設計されている。

【0081】すなわち、この画像撮像装置VC4に撮像手段D3が接続された場合に、読出信号51は信号処理部45において例えばマトリクス処理等が施され、処理済みの信号52は倍率エンコーダ47を経ることなく、表示・記録処理系27に送られる。このとき、最終的に形成される画像が所定のアスペクト比v:hになるよう画像信号を形成するよう、撮像手段D3の例えば垂直有効画素数（この場合はNVとなる）やサンプリング周期が構成されている。

【0082】前記のように、縦一列に並ぶNV個の撮像用垂直有効画素から所定のサンプリング周期で少なくともNV個の撮像信号を取り出し、NV個の撮像信号に基づき画面上の縦一列を構成する画像信号を形成するように回路定数などが構成されている場合には、このNV個よりも少ないMV個（ $NV > MV$ ）の撮像用垂直有効画素が一列に並ぶ撮像手段D4を適用しても、所望の結果は得られない。

【0083】そこで本実施形態では、撮像手段D3に代えて、撮像手段D4の出力する撮像信号44を処理する際に、倍率エンコーダ47が作動して、信号処理部45からの出力信号49に倍率処理を施すようにする。

【0084】この動作はまず、格納手段36内の縦方向倍率パラメータPVの値が外部からの設定によって $PV = NV/MV$ とされ、ついで倍率エンコーダ47が、一列に並ぶMV個の撮像用画素から取り出したMV個の撮像データが載った信号を、設定された縦方向倍率パラメータPVに基づいて倍率処理することにより、NV個のデータを生成させ、NV個のデータが載った信号50と

して表示・記録処理系27に送る。このようにして、倍率処理で得られたNV個のデータに基づき画面上の縦一列を構成する画像信号が形成される。

【0085】すなわち、倍率エンコーダ47に入力される信号49にはMV個のデータしか載っていないが、倍率エンコーダ47からの出力信号50にはNV個のデータが載っている。このNV個のデータ量は撮像手段D3からの読み出し信号51を処理した信号52と同等であるから、よってこの装置に適用しても所望の画像結果を得ることが可能になる。

【0086】また、本実施形態をアナログ信号により構成する場合は、たとえば格納手段46は外部から調節可能な抵抗器等で構成し、また倍率エンコーダ47はオペアンプ等で構成することが好ましい。

【0087】さらに、本実施形態をデジタル信号により構成する場合は、たとえば格納手段46は外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成し、また倍率エンコーダ47はマイクロプロセッサやシフトレジスタ等で構成することが可能である。さらに、いずれの場合でも、二次元データのテンポラリな格納に供せられるフレームメモリを配備する構成も可能である。

【0088】さらに、このような縦方向倍率調整機能の応用分野としては、垂直方向の広角撮影機能がある。すなわち、垂直方向の広角レンズを介して、垂直方向画素が限られている撮像素子に意図的に垂直方向圧縮撮像する。このとき圧縮は光学的に行うから、撮像素子の動作は従来と同じでよい。そして記録時または再生時に倍率処理を施して広角画面を復元させる。とりわけ再生時にはスクロール機能との併用が効果的である。

【0089】さらにこの他、縦方向（垂直方向）への倍率処理が効果的に適用できる分野としては、記録媒体への静止画像の記録処理（たとえばデジタルスチルカメラ）、表示装置への静止画像の表示処理、用紙などへの静止画像の印画処理（プリントやハードコピー作成）が可能である。

【0090】図8は、本発明に係る画像撮像装置の第五の実施形態のブロック構成図である。同図に示されるように、本実施形態に係る画像撮像装置VC5は、撮像用画素が二次元配列された撮像手段D4から出力される、縦一列のMV個の垂直有効画素データが載った読み出し信号が入力されるA/D変換器54と、A/D変換器54からの出力信号53が入力される信号処理部55と、信号処理部55からの出力信号が入力される倍率エンコーダ57と、予め設定された縦方向倍率パラメータPVの格納手段56とを備える。

【0091】格納手段56は、外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成されることが好ましい。

【0092】倍率エンコーダ57は、格納手段56に格納された縦方向倍率パラメータPVに基づき、処理されたデジタルストリームである入力信号を縦方向に所定倍率だけ少なくとも拡大して倍率処理する、デジタル構成のエンコーダであり、倍率処理のち信号60として表示・記録処理系27に入力する。

【0093】倍率エンコーダ57内には、データ加工手段59が備えられ、このデータ加工手段59は、倍率エンコーダ57内に備えられた演算処理装置58または、倍率エンコーダ57の外に具備されている演算処理装置（図示されない）によって実行可能なプログラム形式で構成されている。したがって、データ加工手段59はプログラムのストアが可能なメモリ装置で構成されることが好ましい。

【0094】この画像撮像装置VC5は、さらに基準クロック発生手段33を備え、この基準クロック発生手段33の発生させた基準クロックCkは、撮像手段D4、A/D変換器54、信号処理部55、倍率エンコーダ57、表示・記録処理系27によって受け取られる。

【0095】撮像手段D4は、例えば撮像用画素が二次元配列されたCCD固体撮像素子で構成され、縦方向一列の撮像用画素が、有効画素数としてMV個並んだ構成となっている。

【0096】ところで、基準クロックCkをはじめ、A/D変換器54、信号処理部55、表示・記録処理系27などは本来、縦方向に一列に並ぶ撮像用画素の有効画素数が前記MV個より多いNV個である撮像手段D3からの読み出し信号を正常に処理するように設計されている。

【0097】すなわち、この画像撮像装置VC5に撮像手段D3が接続された場合に、読み出されたアナログ信号はA/D変換器54によりデジタル信号61となり、信号処理部55において例えばマトリクス処理等が施され、処理済みの信号62は倍率エンコーダ57を経ることなく、表示・記録処理系27に送られる。このとき、最終的に形成される画像が所定のアスペクト比v:hになるように画像信号を形成するよう、撮像手段D3の例えれば垂直有効画素数（この場合はNVとなる）やサンプリング周期が構成されている。

【0098】前記のように、縦一列に並ぶNV個の撮像用垂直有効画素から所定のサンプリング周期で少なくともNV個の撮像信号を取り出し、NV個の撮像信号に基づき画面上の縦一列を構成する画像信号を形成するよう回路定数などが構成されている場合には、このNV個よりも少ないMV個（NV>MV）の撮像用垂直有効画素が一列に並ぶ撮像手段D4を直ちに適用することはできない。

【0099】そこで本実施形態では、撮像手段D3に代えて、撮像手段D4の出力する撮像信号を処理する際に、倍率エンコーダ57が作動して、信号処理部55からの出力信号に倍率処理を施すようにする。

【0100】この動作はまず、格納手段56内の縦方向倍率パラメータPVの値が外部からの設定によって $PV = NV/MV$ とされ、ついで倍率エンコーダ57が、一列に並ぶMV個の撮像用画素から取り出したMV個の撮像データが載った信号を、A/D変換器54から直接または間接に受け、設定された縦方向倍率パラメータPVに基づいて倍率処理することにより、NV個のデータを生成させ、NV個のデータが載った信号60として表示・記録処理系27に送る。このようにして、倍率処理で得られたNV個のデータに基づき画面上の縦一列を構成する画像信号が形成される。

【0101】すなわち、倍率エンコーダ57に入力される信号にはMV個のデータしか載っていないが、倍率エンコーダ57からの出力信号60にはNV個のデータが載っている。このNV個のデータ量は撮像手段D3からの読出信号を処理した信号62と同等であるから、よってこの装置に適用しても所望の画像結果を得ることが可能になる。

【0102】また、格納手段56は外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成し、また倍率エンコーダ57はマイクロプロセッサやシフトレジスタ等で構成することが可能である。さらに、いずれの場合でも、二次元データのテンポラリな格納に供せられるフレームメモリを配備する構成も可能である。

【0103】図9は、本発明に係る画像撮像装置の第六の実施形態のブロック構成図である。同図に示されるように、本実施形態に係る画像撮像装置VC6は、撮像用画素が二次元配列された撮像手段D6から出力される、縦一列のMV個の垂直有効画素データまたは横一列のMH個の水平有効画素データが載った読出信号64が入力される信号処理部65と、信号処理部65からの出力信号69が入力される倍率エンコーダ68と、予め設定された横方向倍率パラメータPHの格納手段66ならびに縦方向倍率パラメータPVの格納手段67とを備える。

【0104】倍率エンコーダ68は、格納された横方向倍率パラメータPHあるいは縦方向倍率パラメータPVに基づき、撮像信号69を横方向あるいは縦方向に所定倍率だけ少なくとも拡大のち信号70として表示・記録処理系27に入力する。

【0105】この画像撮像装置VC6は、さらに基準クロック発生手段33を備え、この基準クロック発生手段33の発生させた基準クロックCkは、撮像手段D6、信号処理部65、倍率エンコーダ68、表示・記録処理系27によって受け取られる。

【0106】撮像手段D6は、例えば撮像用画素が二次元配列されたCCD固体撮像素子で構成され、縦方向一列の撮像用画素が、有効画素数としてMV個並び、同時に横方向一列の撮像用画素が、有効画素数としてMH個並んだ構成となっている。

【0107】ところで、基準クロックCkをはじめ、信号処理部65、表示・記録処理系27などは本来、横向あるいは縦方向に一列に並ぶ撮像用画素の有効画素数が前記MH個とMV個より多い、NH個とNV個である撮像手段D3からの読出信号71を正常に処理するよう設計されている。

【0108】すなわち、この画像撮像装置VC6に撮像手段D5が接続された場合に、読出信号71は信号処理部65において例えばマトリクス処理等が施され、処理済みの信号72は倍率エンコーダ68を経ることなく、表示・記録処理系27に送られる。このとき、最終的に形成される画像が所定のアスペクト比v:hになるよう画像信号を形成するよう、撮像手段D5の例えば水平および垂直有効画素数（この場合はNHとNV）やサンプリング周期が構成されている。

【0109】前記のように、横一列および縦一列に並ぶNH個とNV個の撮像用有効画素から、所定のサンプリング周期で少なくともNH個とNV個の撮像信号を取り出し、NH個とNV個の撮像信号に基づき、所定のアスペクト比となる画像信号を形成するよう回路定数などが構成されている場合には、このNH個とNV個よりも少ないMH個（ $NH > MH$ ）とMV個（ $NV > MV$ ）の撮像用有効画素が縦横各列に並ぶ撮像手段D6を適用しても、所望の結果は得られない。

【0110】そこで本実施形態では、撮像手段D5に代えて、撮像手段D6の出力する撮像信号64を処理する際に、倍率エンコーダ68によって、信号処理部65からの出力信号69に倍率処理を施すようとする。

【0111】この動作はまず、格納手段66、67内の横方向倍率パラメータPH、縦方向倍率パラメータPVの値が外部からの設定によって $PH = NH/MH$ 、 $PV = NV/MV$ とされ、ついで倍率エンコーダ68が、一列に並ぶMH個またはMV個の撮像用画素から取り出した撮像データが載った信号を、設定された横方向倍率パラメータPHあるいは縦方向倍率パラメータPVに基づいて倍率処理することにより、NH個あるいはNV個のデータを生成させ、NH個あるいはNV個のデータが載った信号70として表示・記録処理系27に送る。このようにして、倍率処理で得られたNH個あるいはNV個のデータに基づき画面上の横一列あるいは縦一列を構成する画像信号が形成される。

【0112】すなわち、倍率エンコーダ68に入力される信号69にはMH個またはMV個のデータしか載っていないが、倍率エンコーダ68からの出力信号70にはNH個またはNV個のデータが載っている。このデータ量は撮像手段D5からの読出信号71を処理した信号72と同等であるから、よってこの装置に適用しても所望の画像結果を得ることが可能になる。

【0113】また、本実施形態をアナログ信号により構成する場合は、たとえば格納手段66、67は外部から

調節可能な抵抗器等で構成し、また倍率エンコーダ68はオペアンプ等で構成することが好ましい。

【0114】さらに、本実施形態をデジタル信号により構成する場合は、たとえば格納手段66、67は外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成し、また倍率エンコーダ68はマイクロプロセッサやシフトレジスタ等で構成することが可能である。さらに、いずれの場合でも、二次元データのテンポラリな格納に供せられるフレームメモリを配備する構成も可能である。

【0115】つぎに図10は、本発明に係る画像撮像装置の第七の実施形態のブロック構成図である。同図に示されるように、本実施形態に係る画像撮像装置VC7は、撮像用画素が二次元配列された撮像手段D6から出力される、横一列のMH個または縦一列のMV個の有効画素データが載った読出信号が入力されるA/D変換器74と、A/D変換器74からの出力信号73が入力される信号処理部75と、信号処理部75からの出力信号が入力される倍率エンコーダ80と、予め設定された横方向倍率パラメータPHの格納手段76および縦方向倍率パラメータPVの格納手段77とを備える。

【0116】格納手段76、77は、外部からアクセス可能な不揮発性メモリ装置（たとえばSRAM、EEPROM、フラッシュメモリ等）で構成されることが好ましい。

【0117】倍率エンコーダ80は、格納手段76、77に格納された横方向倍率パラメータPHまたは縦方向倍率パラメータPVに基づき、処理されたデジタルストリームである入力信号を横方向および縦方向に所定倍率だけ少なくとも拡大して倍率処理する、デジタル構成のエンコーダであり、倍率処理のち信号83として表示・記録処理系27に入力する。

【0118】倍率エンコーダ80内には、データ加工手段（水平用）78およびデータ加工手段（垂直用）79が備えられ、これらのデータ加工手段78、79は、倍率エンコーダ57の外に具備されている演算処理装置81または、倍率エンコーダ80内に備えられた演算処理装置（図示されない）によって実行可能な、プログラム形式で構成されている。したがって、データ加工手段78、79はプログラムのストアが可能なメモリ装置で構成されることが好ましい。

【0119】この画像撮像装置VC7は、さらに基準クロック発生手段33を備え、この基準クロック発生手段33の発生させた基準クロックCkは、撮像手段D6、A/D変換器74、信号処理部75、倍率エンコーダ80、表示・記録処理系27によって受け取られる。

【0120】撮像手段D6は、例えば撮像用画素が二次元配列されたCCD固体撮像素子で構成され、横方向一列の撮像用画素が、有効画素数としてMH個並び、かつ縦方向一列の撮像用画素が、有効画素数としてMV個並

んだ構成となっている。

【0121】ところで、基準クロックCkをはじめ、A/D変換器74、信号処理部75、表示・記録処理系27などは本来、横方向に一列に並ぶ撮像用画素の有効画素数が前記MH個より多いNH個であり、さらに縦方向に一列に並ぶ撮像用画素の有効画素数が前記MV個より多いNV個である撮像手段D3からの読出信号を、正常に処理するように設計されている。

【0122】すなわち、この画像撮像装置VC7に撮像手段D5が接続された場合に、読出されたアナログ信号はA/D変換器74によりデジタル信号84となり、信号処理部75において例えばマトリクス処理等が施され、処理済みの信号85は倍率エンコーダ80を経ることなく、表示・記録処理系27に送られる。このとき、最終的に形成される画像が所定のアスペクト比v:hになるような画像信号を形成するよう、撮像手段D5の例えれば水平及び垂直有効画素数（この場合はNHとNV）やサンプリング周期が構成されている。

【0123】前記のように、横一列または縦一列に並ぶNH個またはNV個の撮像用垂直有効画素から所定のサンプリング周期で少なくともNH個またはNV個の撮像信号を取り出し、これら信号に基づき、画面上に横一列または縦一列を形成するように回路定数などが構成されている場合には、一列分の有効画素がこのNH個またはNV個よりも少ないMH個またはMV個である撮像手段D4を、直ちに適用することはできない。

【0124】そこで本実施形態では、撮像手段D5に代えて、撮像手段D6の出力する撮像信号を処理する際に、倍率エンコーダ80が作動して、信号処理部75からの出力信号に横および縦方向の倍率処理を施すようにする。

【0125】この動作はまず、格納手段76、77内の横方向倍率パラメータPHおよび縦方向倍率パラメータPVの値が、外部からの設定によってそれぞれ $PH = NH/MH$ 、 $PV = NV/MV$ とされ、ついで倍率エンコーダ80が、MH個またはMV個の撮像データが載った信号をA/D変換器74から直接または間接に受け、設定された横方向倍率パラメータPHまたは縦方向倍率パラメータPVに基づいて倍率処理することにより、NH個またはNV個のデータを生成させ、これらデータが載った信号83として表示・記録処理系27に送る。このようにして、倍率処理で得られたNH個とNV個のデータに基づき、画面を所定のアスペクト比とするような画像信号が形成される。

【0126】すなわち、倍率エンコーダ80に入力される信号にはMH個またはMV個のデータしか載っていないが、倍率エンコーダ80からの出力信号83にはNH個またはNV個のデータが載っている。このNH個またはNV個のデータ量は撮像手段D5からの読出信号を処理した信号85と同等であるから、よって撮像手段D6

をこの装置に適用しても所望の画像結果を得ることが可能になる。

【0127】また、倍率エンコーダ80はマイクロコンピュータあるいはDSP(デジタルシグナルプロセッサ)で構成することが好ましく、格納手段76、77は外部からアクセス可能な不揮発性メモリ装置(たとえばSRAM、EEPROM、フラッシュメモリ等)で構成することが好ましい。なお、これら格納手段76、77を構成する不揮発性メモリ装置が、前記のマイクロコンピュータあるいはDSPにチップオンされた構成でもよい。さらに、二次元データのテンポラリな格納に供せられるフレームメモリを配備する構成も可能である。

【0128】以上述べた各実施形態から明らかなように、本発明は、ある有効画素数の撮像手段の接続を想定して基本クロックや信号処理部分が構成された画像撮像装置につき、基本クロックや基本の信号処理を変更することなく、かつ倍率処理を施すことにより、有効画素数が少ない撮像手段を接続することを可能にするものである。

【0129】例えば基本クロックが14.3MHzで水平有効画素768個のCCD固体撮像素子用に製造・調整された撮像装置への、前記のようにデジタルVTR用である水平有効画素711個のCCD固体撮像素子の接続を可能にする。さらに、これら以外の現存する水平有効画素670個、510個のCCD固体撮像素子でも、水平方向の倍率処理パラメータを変化させるだけで適用可能となる。

【0130】この結果、従来では記録システムごとに異なる構成にせざるを得なかった撮像装置の回路構成を、本発明によって一元化でき、この結果、回路の削減や、撮像装置開発期間の短縮、およびコスト削減を実現することができる。

【0131】さらに、本発明に係る撮像信号の処理方法および画像撮像装置は、高精細度テレビ(HDTV)規格に基づいた多画素系の固体撮像素子用に回路構成されている撮像システムに、これよりも画素数が少ない在來の固体撮像素子を搭載する際ににおいても、有効に作用して効果を發揮することが可能となる。

【0132】

【発明の効果】以上詳述したように、本発明の請求項1に係る撮像信号の処理方法は、縦または横方向一列の撮像用画素数がN個よりも少ないM個の撮像手段を用い、撮像用画素数がN個に対応するサンプリング周期で取り出したM個の撮像信号からデータ加工によりN個のデータを生成させ、これに基づき画面上の縦または横一列を構成する画像信号を形成する構成とするものであるから、画面の縦または横方向一杯に、しかも形状歪みのない画像表示が可能な画像信号を形成することができ、しかも画面のアスペクト比に制約されることがない。

【0133】しかも、前記M個の撮像信号からのN個の

データ生成は、データ加工の少なくとも一機能にすぎず、さらに前記M個の撮像信号への任意の信号の付加や、あるいは前記M個の撮像信号への、例えばスクロール処理等の特殊効果処理を施し、しかも画面の縦または横方向一杯に、形状歪みのない画像表示が可能な画像信号を形成させるデータ加工が可能であり、種々の画像の形成が可能になるという効果を奏する。

【0134】本発明の請求項2に係る撮像信号の処理方法は、横方向にNH個の撮像用画素を有する撮像手段D1の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、撮像手段D1に代えて横方向にMH個($NH > MH$)の撮像用画素を有する撮像手段D2を用いる際に適用され、撮像手段D2から出力されたMH個の撮像信号を横方向に倍率PH($= NH / MH$)だけ拡大処理し、拡大処理が施された信号に基づいて所定のアスペクト比の画像信号を形成する構成とするものであるから、画面の横方向一杯に、しかも形状歪みのない画像表示が可能な画像信号を形成することができ、さらに所定の画面アスペクト比を実現することができる。

【0135】本発明の請求項3に係る撮像信号の処理方法は、縦方向にNV個の撮像用画素を有する撮像手段D3の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、撮像手段D3に代えて縦方向にMV個($NV > MV$)の撮像用画素を有する撮像手段D4を用いる際に適用され、撮像手段D4から出力されたMV個の撮像信号を縦方向に倍率PV($= NV / MV$)だけ拡大処理し、拡大処理が施された信号に基づいて所定のアスペクト比の画像信号を形成する構成とするものであるから、画面の縦方向一杯に、しかも形状歪みのない画像表示が可能な画像信号を形成することができ、さらに所定の画面アスペクト比を実現することができる。

【0136】本発明の請求項4に係る撮像信号の処理方法は、縦横両方向にそれぞれNV個、NH個の撮像用画素を有する撮像手段D5の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成された画像撮像装置に、撮像手段D5に代えて縦横両方向にMV個($NV > MV$)、MH個($NH > MH$)の撮像用画素を有する撮像手段D6を用いる際に適用され、撮像手段D6から出力されたMV個とMH個の撮像信号を縦横両方向に倍率PV($= NV / MV$)、倍率PH($= NH / MH$)だけ拡大処理し、拡大処理が施された信号に基づいて所定のアスペクト比の画像信号を形成する構成とするものであるから、画面の縦横両方向一杯に、しかも形状歪みのない画像表示が可能な画像信号を形成することができ、さらに所定の画面アスペクト比を実現することができる。

【0137】本発明の請求項5に係る画像撮像装置は、縦または横方向一列の撮像用画素数がN個である撮像手

段からサンプリング周期で取り出したN個の撮像信号に基づき画面上の縦または横一列を構成する画像信号を形成するよう調整された画像撮像装置に、一列の撮像用画素の数がM個 ($N > M$) である撮像手段Dを用い、サンプリング周期で順次取り出したM個の撮像信号からデータ加工部がN個のデータを生成し、このN個の加工データに基づき画面上の縦または横一列を構成する画像信号を形成する構成とするものであるから、所定数 (N個) よりも少ない撮像用画素数 (M個) の撮像手段を用いても、N個のデータの生成により、同一の基本クロックや帯域特性の回路部をそのまま使用して、画面の一方向一杯に、形状歪みのない画像表示が可能な画像信号を形成させることができ、しかも画面のアスペクト比に制約されることがない。

【0138】さらに、本請求項による構成では、データ加工部をデジタル信号処理用またはアナログ信号処理用のいずれでも実現可能であるので、適用対象をさらに拡大でき、よってその効果は大きいものがある。

【0139】本発明の請求項6に係る画像撮像装置は、横方向にNH個の撮像用画素が配設された撮像手段D1の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成されたもので、設定値である横方向倍率パラメータPHの格納手段と、撮像信号を横方向にパラメータPHの倍率だけ拡大する倍率エンコーダを備え、撮像手段D1に代えて、横方向にMH個 ($NH > MH$) の撮像用画素を有する撮像手段D2の出力する撮像信号を処理する際に、横方向倍率パラメータPH ($= NH/MH$) で倍率エンコーダにより拡大処理をなす構成とされるから、所定数 (NH個) よりも横方向に少ない撮像用画素数 (MH個) の構成の撮像手段を用いても、拡大処理がなされることにより、画面の横方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。

【0140】本発明の請求項7に係る画像撮像装置は、請求項6記載のものであって、撮像手段D2の出力するアナログ信号をデジタル信号に変換するA/D変換器を備え、デジタル信号を処理する演算処理装置を倍率エンコーダの内外の少なくとも一方に備え、倍率エンコーダは演算処理装置により実行可能なプログラムとして構成されたデータ加工手段を備え、データ加工手段は設定された縦方向倍率パラメータPVに基づきA/D変換器から直接または間接に入力されたデジタル信号を加工して縦方向の倍率調整を行う構成とするものであるから、プログラム内容の修正・更新・変更が容易であり、よってデバッグ作業を効率的にできるのみならず、縦方向倍率処理アルゴリズムの置き換えと追加・削除作業を効率的にできる。

【0141】また、演算処理装置の交換や基数の増減が容易であることから、データ量、たとえば一画素あたりのビット数の増減についても弾力的な対処が可能になり、横方向倍率処理スループットの制御が容易になる。

り、横方向倍率処理スループットの制御が容易になる。

【0142】本発明の請求項8に係る画像撮像装置は、縦方向にNV個の撮像用画素が配設された撮像手段D3の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成されたもので、設定値である縦方向倍率パラメータPVの格納手段と、撮像信号を縦方向にパラメータPVの倍率だけ拡大する倍率エンコーダを備え、撮像手段D3に代えて、縦方向にMV個 ($NV > MV$) の撮像用画素を有する撮像手段D4の出力する撮像信号を処理する際に、縦方向倍率パラメータPV ($= NV/MV$) で倍率エンコーダにより拡大処理をなす構成とされるから、所定数 (NV個) よりも縦方向に少ない撮像用画素数 (MV個) の構成の撮像手段を用いても、拡大処理がなされることにより、画面の縦方向一杯に、形状歪みのない画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。

【0143】本発明の請求項9に係る画像撮像装置は、請求項8記載のものであって、撮像手段D4の出力するアナログ信号をデジタル信号に変換するA/D変換器を備え、デジタル信号を処理する演算処理装置を倍率エンコーダの内外の少なくとも一方に備え、倍率エンコーダは演算処理装置により実行可能なプログラムとして構成されたデータ加工手段を備え、データ加工手段は設定された縦方向倍率パラメータPVに基づきA/D変換器から直接または間接に入力されたデジタル信号を加工して縦方向の倍率調整を行う構成とするものであるから、プログラム内容の修正・更新・変更が容易であり、よってデバッグ作業を効率的にできるのみならず、縦方向倍率処理アルゴリズムの置き換えと追加・削除作業を効率的にできる。

【0144】また、演算処理装置の交換や基数の増減が容易であることから、データ量、たとえば一画素あたりのビット数の増減についても弾力的な対処が可能になり、横方向倍率処理スループットの制御が容易になる。

【0145】本発明の請求項10に係る画像撮像装置は、横方向にNH個、縦方向にNV個の撮像用画素が配設された撮像手段D5の出力する撮像信号に基づき所定のアスペクト比の画像信号を形成するよう構成されたもので、設定値である縦横両方向の倍率パラメータPV、PHの格納手段と、撮像信号を縦横両方向にパラメータPV、PHの倍率だけ拡大する倍率エンコーダを備え、撮像手段D5に代えて、縦横両方向にMV個 ($NV > MV$) 、MH個 ($NH > MH$) の撮像用画素を有する撮像手段D6の出力する撮像信号を処理する際に、縦横両方向の倍率パラメータPV ($= NV/MV$) 、PH ($= NH/MH$) で倍率エンコーダにより拡大処理をなす構成とされるから、所定数 (NV個、NH個) よりも縦横両方向に少ない撮像用画素数 (MV個、MH個) の構成の撮像手段を用いても、縦横両方向に拡大処理がなされることにより、画面の縦横両方向に一杯に、形状歪みのな

い画像表示が可能な画像信号が形成され、しかも所定の画面アスペクト比が実現される。

【0146】本発明の請求項11に係る画像撮像装置は、請求項10記載のもので、撮像手段D6の出力するアナログ信号をデジタル信号に変換するA/D変換器ならびに前記デジタル信号を処理する演算処理装置を備え、倍率エンコーダは演算処理装置により実行可能なプログラムとして構成された処理手段を備え、処理手段は与えられた縦横両方向の倍率パラメータに基づきA/D変換器から入力されたデジタル信号を処理して縦横両方向の倍率調整を行う構成とするから、プログラム内容の修正・更新・変更が容易であり、よってデバッグ作業が効率的になるのみならず、縦横両方向倍率処理アルゴリズムの置き換えと追加・削除作業が効率的に行える。

【0147】また、演算処理装置の交換や基数の増減が容易であることから、データ量、たとえば一画素あたりのビット数の増減についても弾力的な対処が可能になり、縦横両方向倍率処理のスループットの制御が容易になる。

【0148】これはとりわけ精細度が高いカラー画像のようにデータ処理量が多く、しかもカラー動画像のように多段の処理が基準タイムスライス内に遅滞なく実行されなければならない装置において重要であり、よって本発明の構成はこのような高レベルのシステムにおいても有効な解決策を提供可能とするものである。

【図面の簡単な説明】

【図1】本発明に係る画像撮像装置の第一の実施形態のブロック構成図である。

【図2】本発明に係る画像撮像装置の第二の実施形態のブロック構成図である。

【図3】本発明に係る画像撮像装置の第三の実施形態のブロック構成図である。

【図4】図3に示された撮像手段につき、水平有効画素

数がNHである撮像手段の構成説明図である。

【図5】図3に示された撮像手段につき、水平有効画素数がMHである撮像手段の構成説明図である。

【図6】本発明に係る撮像信号の処理方法の原理説明図である。

【図7】本発明に係る画像撮像装置の第四の実施形態のブロック構成図である。

【図8】本発明に係る画像撮像装置の第五の実施形態のブロック構成図である。

【図9】本発明に係る画像撮像装置の第六の実施形態のブロック構成図である。

【図10】本発明に係る画像撮像装置の第七の実施形態のブロック構成図である。

【図11】正常なアスペクト比が実現された8mmビデオカメラの画面構成を説明する模式図である。

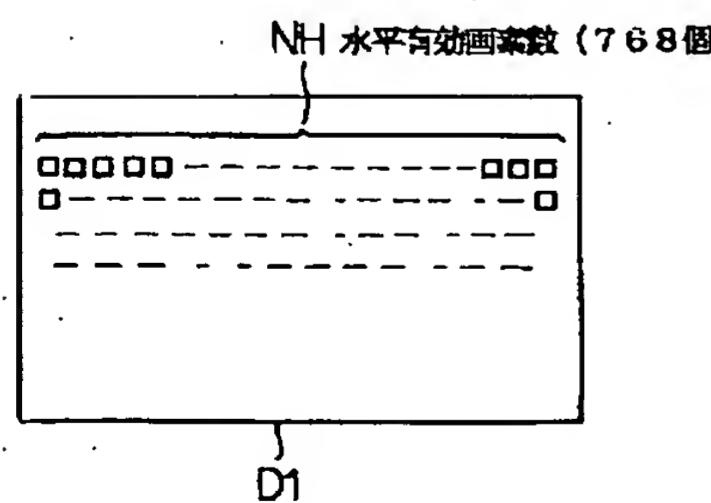
【図12】正常なアスペクト比が実現されたデジタルビデオカメラの画面構成を説明する模式図である。

【図13】少ない水平有効画素の撮像手段の適用時における画面構成を説明する模式図である。

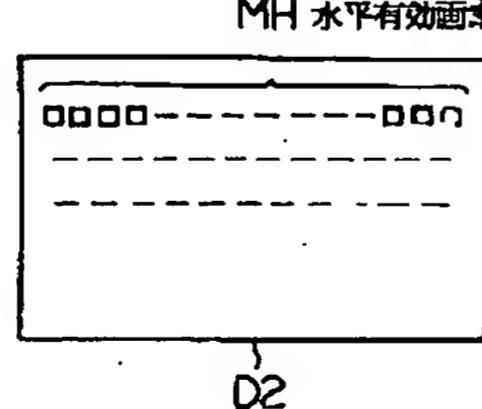
【符号の説明】

V C 1…本発明の第一実施形態に係る画像撮像装置、V C 3…本発明の第三実施形態に係る画像撮像装置、C k…クロック、D…撮像手段、D 2…撮像手段、M…水平有効画素数、N…水平有効画素数、MH…水平有効画素数、NH…水平有効画素数、MV…垂直有効画素数、NV…垂直有効画素数、PH…横方向倍率パラメータ、2…駆動タイミング発生手段、3…サンプルホールド手段、4…クロック発生装置、5…A/D変換器、6…カメラ信号処理部、7…倍率エンコーダ、8…演算処理装置、9…データ加工手段、10…横方向倍率パラメータ格納手段、25…信号処理部、26…データ加工部、27…表示・記録処理系、30…撮像手段、33…基準クロック発生手段。

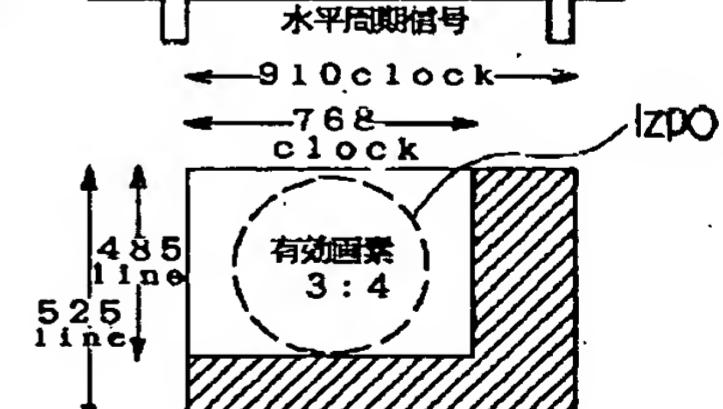
【図4】



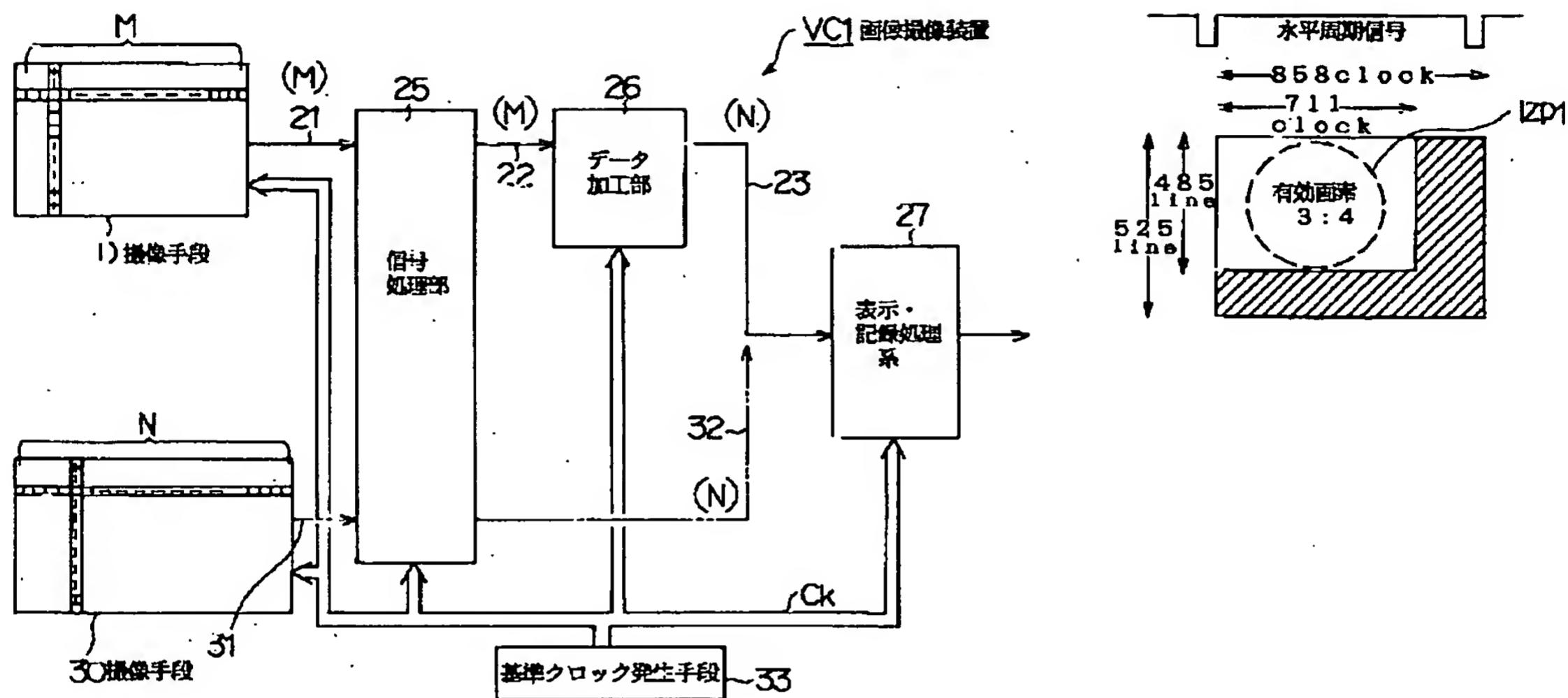
【図5】



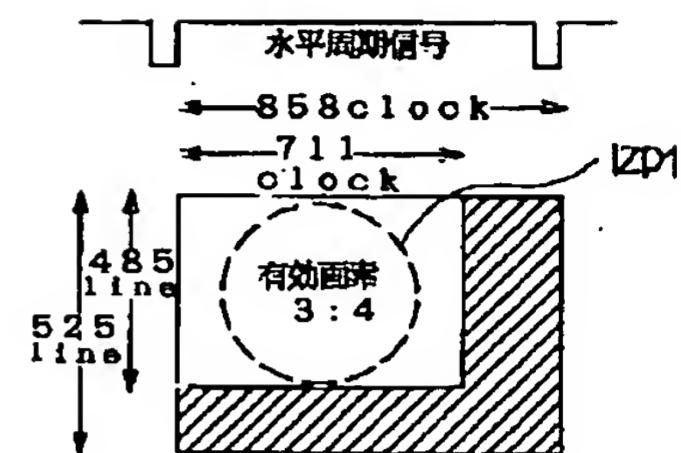
【図11】



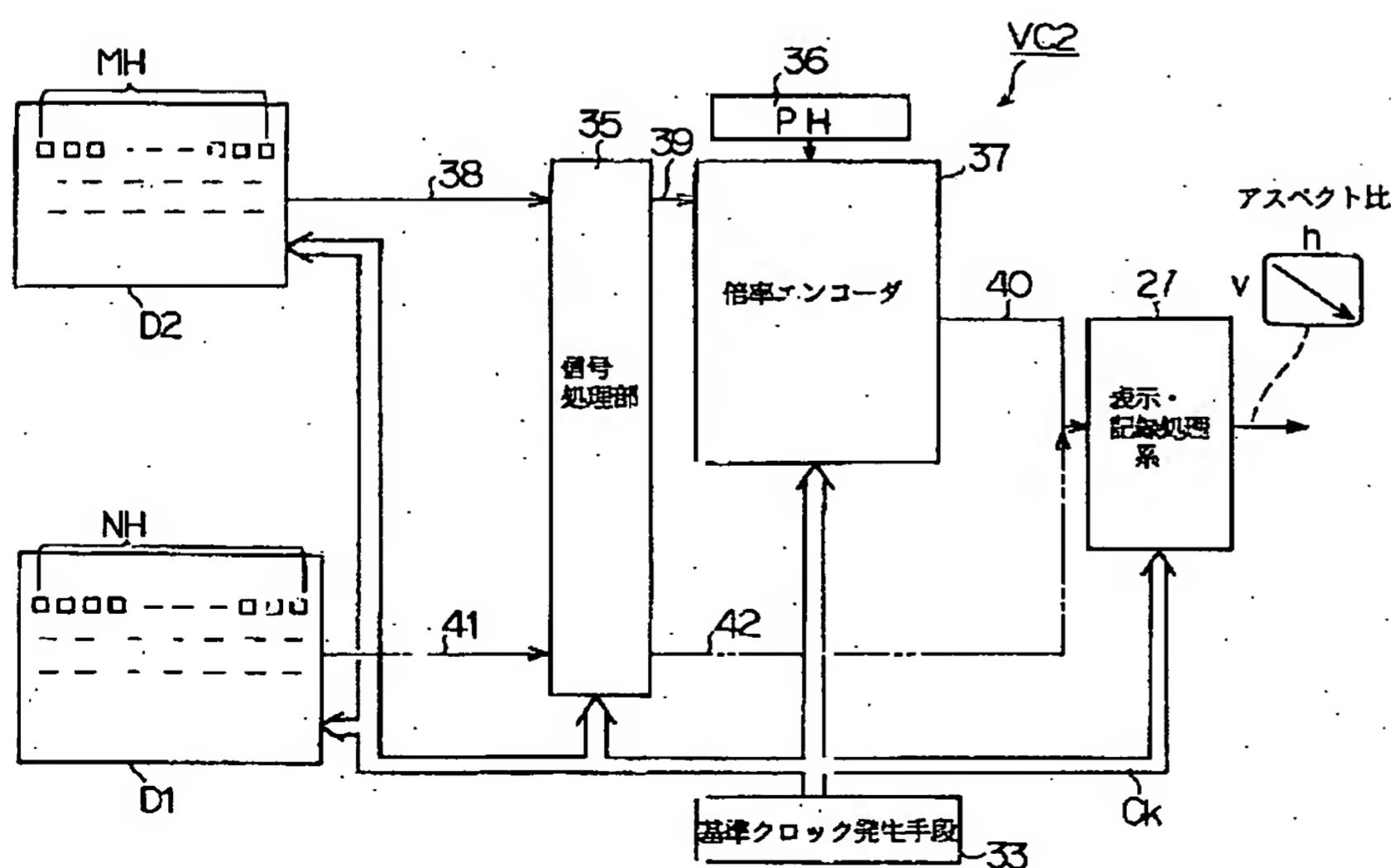
【図1】



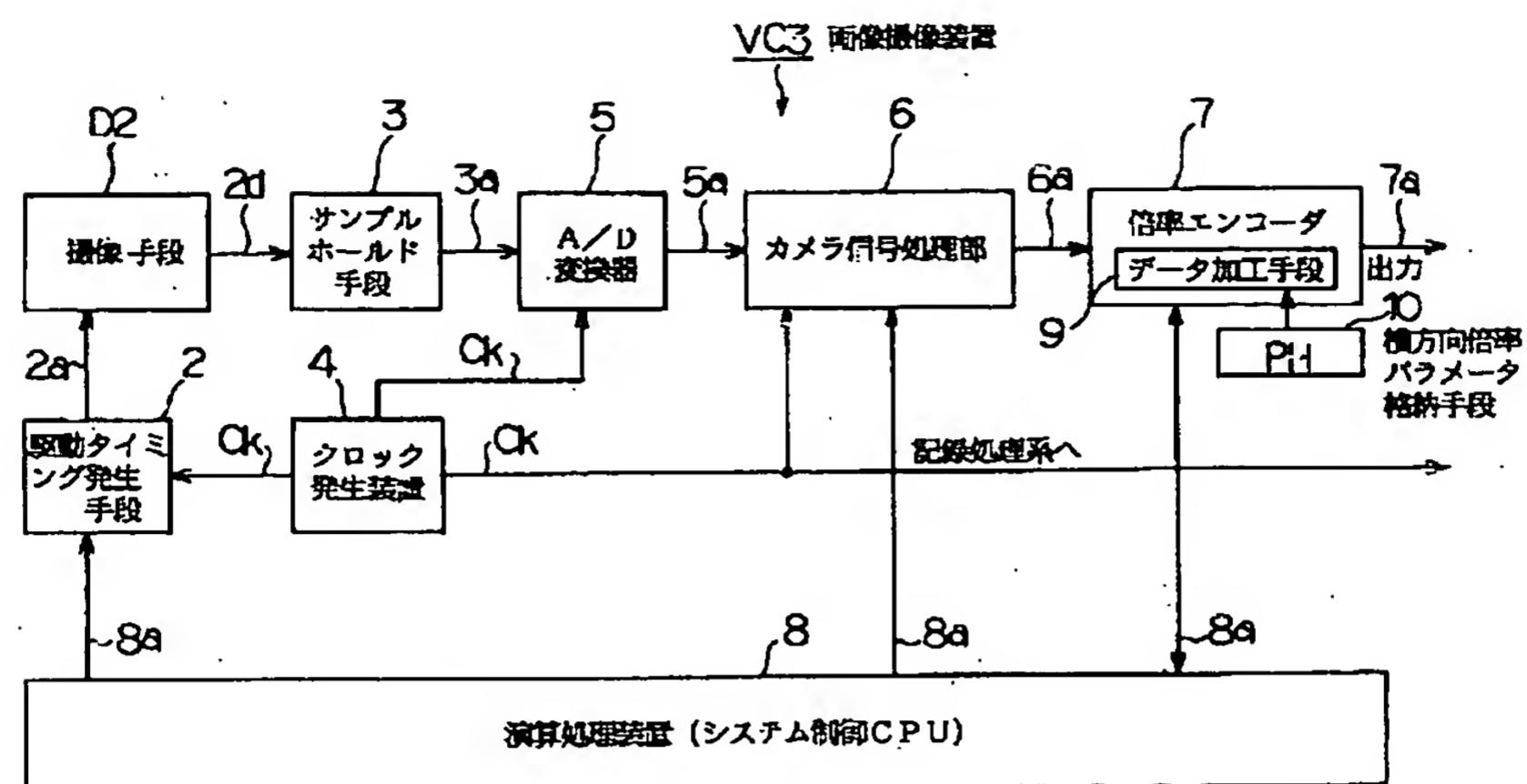
【図12】



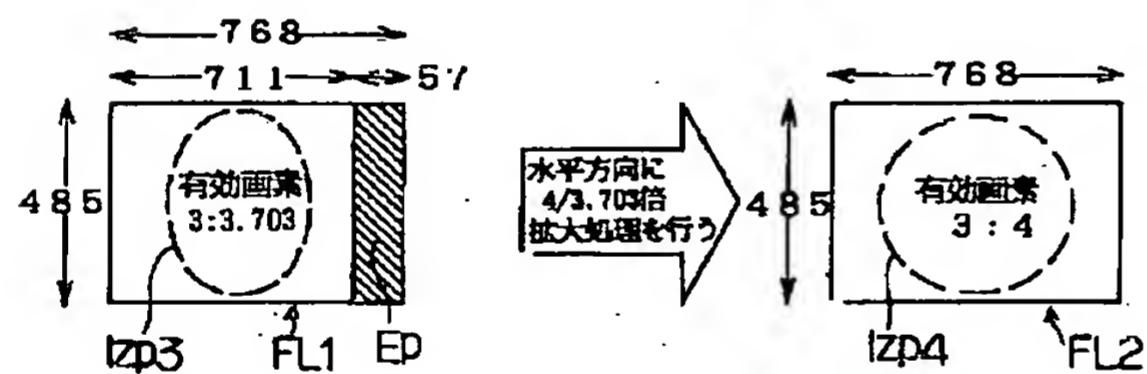
【図2】



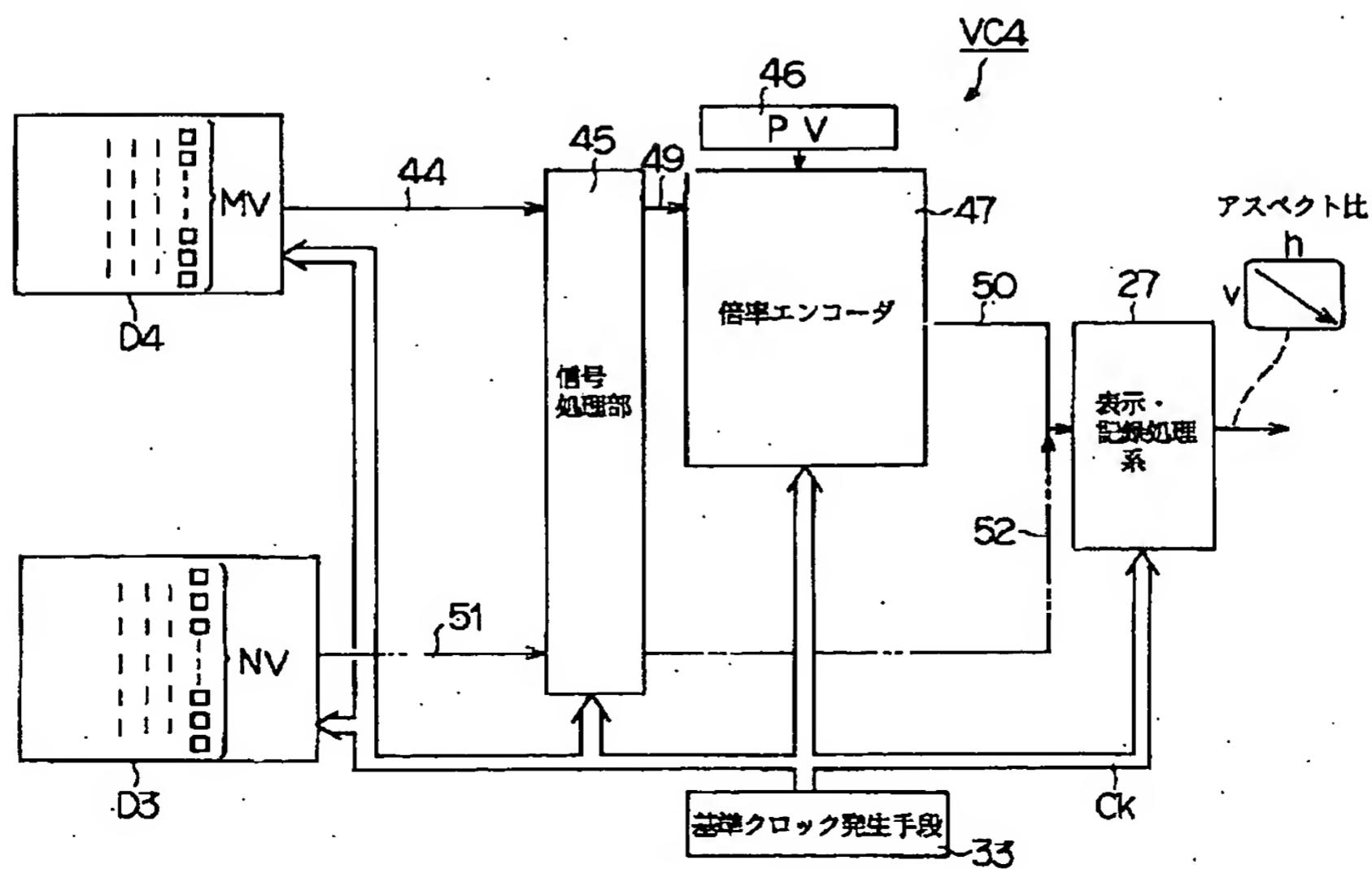
【図3】



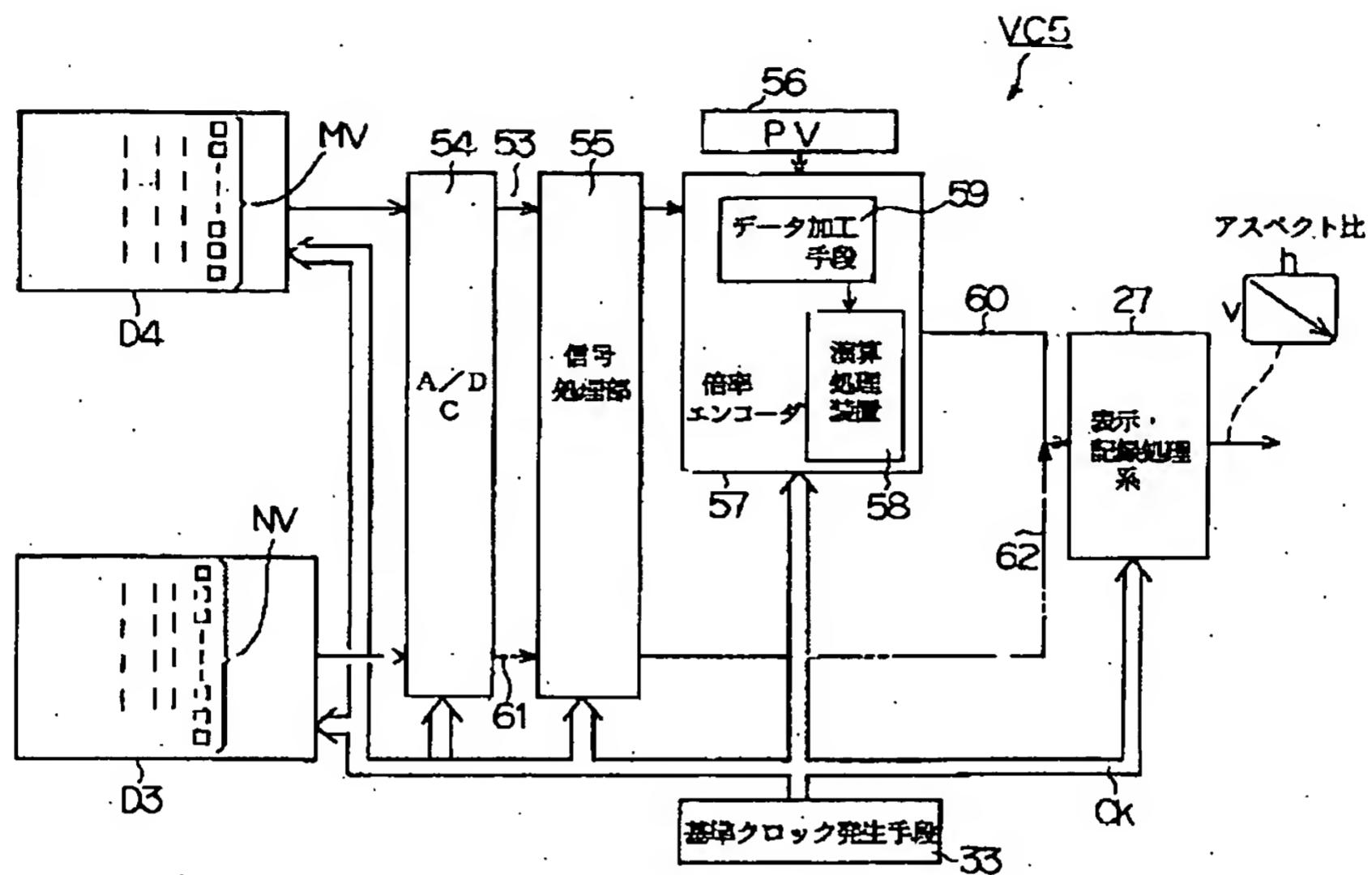
【図6】



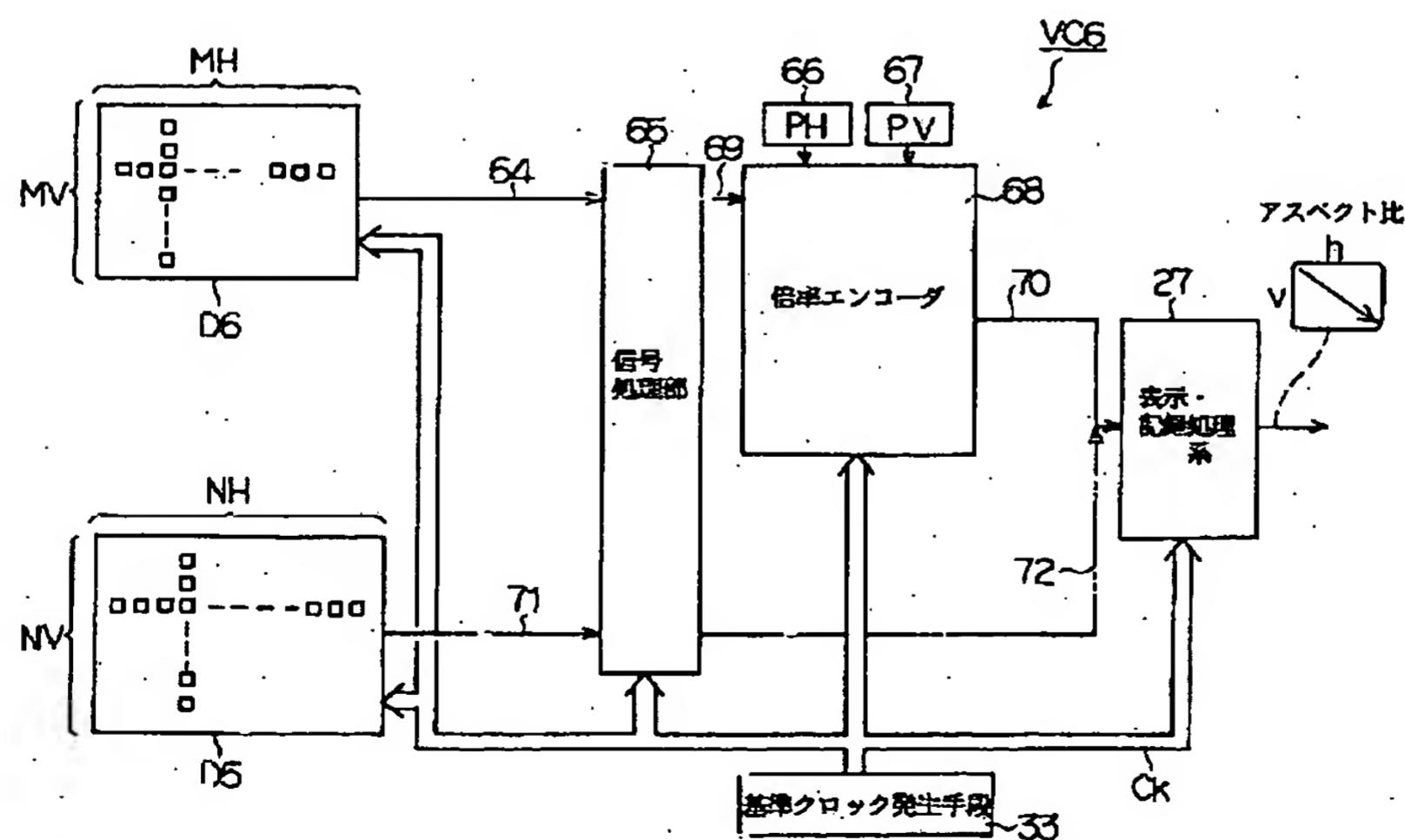
【図7】



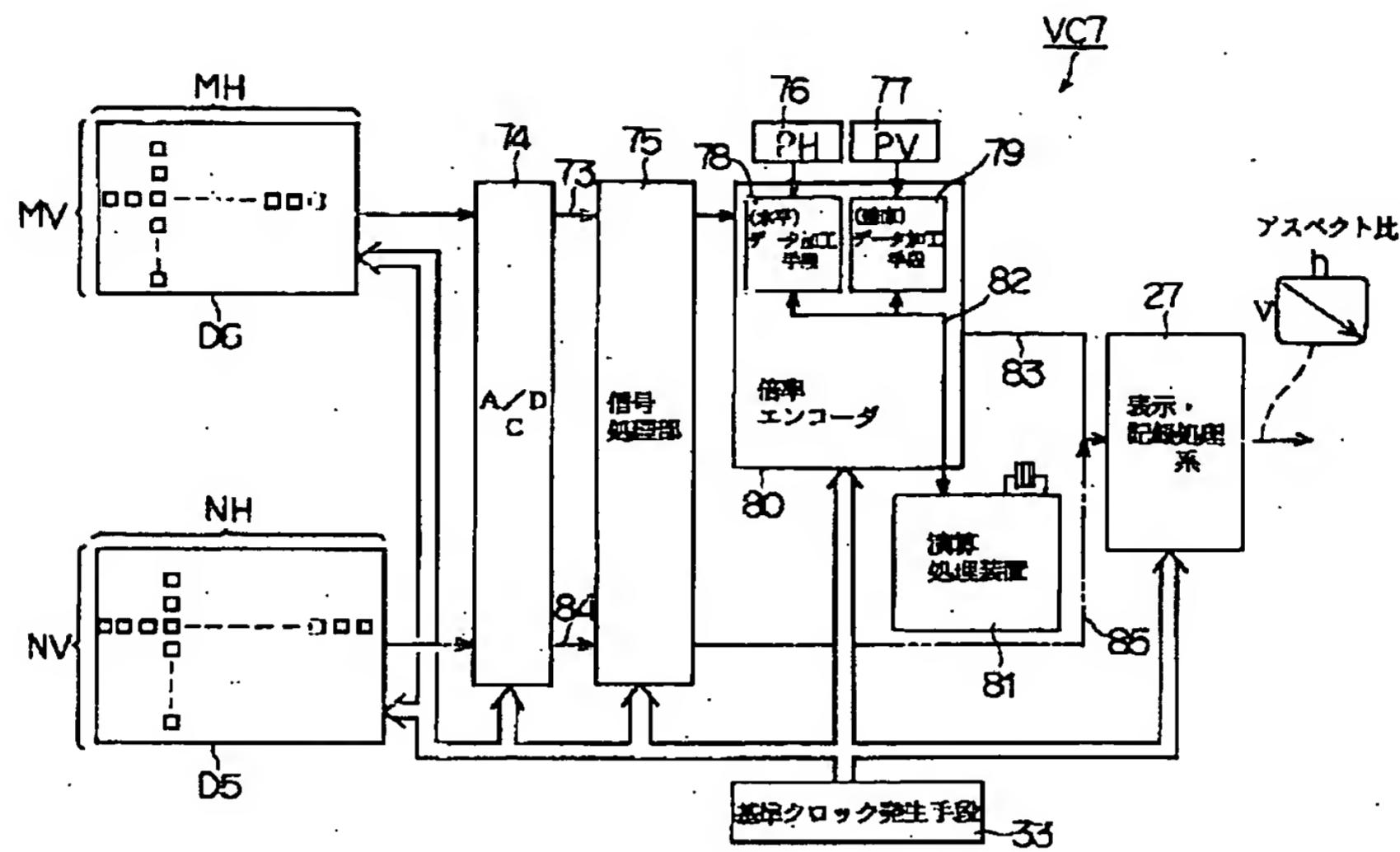
【図8】



【図9】



【図10】



【図13】

